



4-28-04

Applicant's Docket No.: 789\_124

PATENT

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re the application of: Koji IKEDA, Kazuyoshi SHIBATA, Tomoki ITO and  
Fumitake TAKAHASHI

Ser. No.: 10/784,732

Group Art Unit: Not assigned

Filed: February 23, 2004

Examiner: Not assigned

Conf. No.: Unknown

For: PIEZOELECTRIC/ELECTROSTRICTIVE MANUFACTURING METHOD

Commissioner for Patents  
P.O. Box 1450  
Alexandria, VA 22313-1450

I hereby certify that this correspondence is being deposited with the United States Postal Service "Express Mail Post Office to Addressee" service under 37 CFR 1.10 addressed to Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450 on April 27, 2004 under "EXPRESS MAIL" mailing label number EV 47281 9759 US.

*Janet M. Stevens*  
Janet M. Stevens

SUBMISSION OF CERTIFIED COPY OF PRIORITY DOCUMENT

Sir:

The benefit of the filing date of the following prior foreign application filed in the following foreign country was requested by applicants on February 23, 2004 for the above-identified application:

<u>Country</u>	<u>Application Number</u>	<u>Filing Date</u>
Japan	2001-275598	September 11, 2001

In support of this claim, a certified copy of the Japanese Application is enclosed herewith.

April 27, 2004  
Date

Respectfully submitted,

*Stephen P. Burr*  
Stephen P. Burr  
Reg. No. 32,970

SPB:jms

BURR & BROWN  
P.O. Box 7068  
Syracuse, NY 13261-7068

Customer No.: 25191  
Telephone: (315) 233-8300  
Facsimile: (315) 233-8320

日本国特許庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2001年 9月11日  
Date of Application:

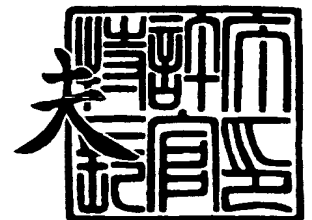
出願番号 特願2001-275598  
Application Number:  
[ST. 10/C]: [J.P. 2001-275598]

出願人 日本碍子株式会社  
Applicant(s):

2004年 3月 5日

特許庁長官  
Commissioner,  
Japan Patent Office

今井 康夫



出証番号 出証特2004-3017466

【書類名】 特許願

【整理番号】 PCK16201GA

【提出日】 平成13年 9月11日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 41/09  
G02B 26/02

【発明者】

【住所又は居所】 愛知県名古屋市瑞穂区須田町 2 番 5 6 号 日本碍子株式会社内

【氏名】 池田 幸司

【発明者】

【住所又は居所】 愛知県名古屋市瑞穂区須田町 2 番 5 6 号 日本碍子株式会社内

【氏名】 柴田 和義

【特許出願人】

【識別番号】 000004064

【氏名又は名称】 日本碍子株式会社

【代理人】

【識別番号】 100077665

【弁理士】

【氏名又は名称】 千葉 剛宏

【選任した代理人】

【識別番号】 100077805

【弁理士】

【氏名又は名称】 佐藤 辰彦

【手数料の表示】

【予納台帳番号】 001834

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9724024

【プルーフの要否】 要

**【書類名】 明細書****【発明の名称】**

圧電／電歪デバイス

**【特許請求の範囲】****【請求項 1】**

セラミック基体上に、1以上の圧電／電歪層と1以上の電極層とが互い違いに積層されて構成された圧電／電歪素子を有し、

少なくとも1つの圧電／電歪層は、2種類以上の材料が並列に配置されて構成されていることを特徴とする圧電／電歪デバイス。

**【請求項 2】**

請求項1記載の圧電／電歪デバイスにおいて、

前記少なくとも1つの圧電／電歪層は、2種類以上の圧電／電歪材料が並列に配置されて構成されていることを特徴とする圧電／電歪デバイス。

**【請求項 3】**

請求項1又は2記載の圧電／電歪デバイスにおいて、

前記セラミック基体は、厚みの大きい固定部と、該固定部から連続して形成され、かつ、厚みが前記固定部よりも薄い一対の薄板部とを有し、

前記圧電／電歪素子は、一対の薄板部のうち、少なくとも1つの薄板部の一部を含む面に形成されていることを特徴とする圧電／電歪デバイス。

**【請求項 4】**

請求項3記載の圧電／電歪デバイスにおいて、

前記少なくとも1つの薄板部の一部を含む面に形成される圧電／電歪素子のうち、前記薄板部の一部から前記固定部の一部にかけて配設される圧電／電歪材料を第1の圧電／電歪材料とし、前記固定部の一部上に配設される圧電／電歪材料を第2の圧電／電歪材料としたとき、

前記第2の圧電／電歪材料の圧電定数が前記第1の圧電／電歪材料の圧電定数よりも低いことを特徴とする圧電／電歪デバイス。

**【請求項 5】**

請求項4記載の圧電／電歪デバイスにおいて、

前記第 1 の圧電／電歪材料の圧電定数の絶対値が  $100 \times 10^{-12} \text{V/m}$  以上であり、

前記第 2 の圧電／電歪材料の圧電定数の絶対値が  $100 \times 10^{-12} \text{V/m}$  未満であることを特徴とする圧電／電歪デバイス。

【請求項 6】

請求項 5 記載の圧電／電歪デバイスにおいて、

前記第 2 の圧電／電歪材料の圧電定数の絶対値が  $50 \times 10^{-12} \text{V/m}$  以下であることを特徴とする圧電／電歪デバイス。

【請求項 7】

請求項 6 記載の圧電／電歪デバイスにおいて、

前記第 2 の圧電／電歪材料の圧電定数の絶対値が  $10 \times 10^{-12} \text{V/m}$  以下であることを特徴とする圧電／電歪デバイス。

【請求項 8】

請求項 4 ～ 7 のいずれか 1 項に記載の圧電／電歪デバイスにおいて、

前記第 2 の圧電／電歪材料の誘電率が、前記第 1 の圧電／電歪材料の誘電率以下であることを特徴とする圧電／電歪デバイス。

【請求項 9】

請求項 4 ～ 8 のいずれか 1 項に記載の圧電／電歪デバイスにおいて、

前記第 2 の圧電／電歪材料は、温度変化に対する感受性が、前記第 1 の圧電／電歪材料よりも低いことを特徴とする圧電／電歪デバイス。

【請求項 10】

請求項 4 ～ 9 のいずれか 1 項に記載の圧電／電歪デバイスにおいて、

前記第 2 の圧電／電歪材料による層の厚さが、前記第 1 の圧電／電歪材料による層の厚さ以上であることを特徴とする圧電／電歪デバイス。

【請求項 11】

請求項 4 ～ 10 のいずれか 1 項に記載の圧電／電歪デバイスにおいて、

前記第 1 の圧電／電歪材料と前記第 2 の圧電／電歪材料との境界部分は、前記薄板部の厚みを  $d$  としたとき、前記固定部上にあつて、かつ、前記固定部の内壁面の仮想延長面と前記薄板部の側面との交差部分から  $d/2$  以上の距離に位置さ

れていることを特徴とする圧電／電歪デバイス。

【請求項 12】

請求項 1～11 のいずれか 1 項に記載の圧電／電歪デバイスにおいて、  
前記圧電／電歪素子は、少なくとも 2 層以上の圧電／電歪層が積層されて構成されていることを特徴とする圧電／電歪デバイス。

【請求項 13】

請求項 1～12 のいずれか 1 項に記載の圧電／電歪デバイスにおいて、  
前記セラミック基体と前記圧電／電歪層との間に別の層が介在していることを特徴とする圧電／電歪デバイス。

【請求項 14】

請求項 3～13 のいずれか 1 項に記載の圧電／電歪デバイスにおいて、  
前記セラミック基体における固定部と薄板部は、セラミックグリーン積層体を焼成一体化してセラミック積層体とした後、不要な部分を切除して構成されていることを特徴とする圧電／電歪デバイス。

【請求項 15】

請求項 3～14 のいずれか 1 項に記載の圧電／電歪デバイスにおいて、  
前記セラミック基体における固定部と薄板部は、セラミックグリーン積層体を焼成一体化してセラミック積層体とした後、該セラミック積層体上に圧電／電歪素子を形成して焼成した後、不要な部分を切除して構成されていることを特徴とする圧電／電歪デバイス。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、セラミック基体上に、膜形成法によって形成された積層型の圧電／電歪素子を少なくとも有し、かつ前記素子にあっては、圧電／電歪層と圧電／電歪材料を含む電極層とが互い違いに櫛歯状に積層された構造を有している圧電／電歪デバイスに関する。

【0002】

【従来の技術】

圧電／電歪層を用いたアクチュエータ素子やセンサ素子等の圧電／電歪デバイスでは、セラミック基体上に一方の電極層からなる配線パターンを、例えば印刷にて形成し、更にその上に、圧電／電歪層を印刷によって形成した後、焼成にて固着させ、その後、他方の電極層からなる配線パターンを形成するようにしている。

#### 【0003】

そして、配線パターンに対する電気信号の供給により、圧電／電歪層に電界が印加され、その結果、当該圧電／電歪層を変位させるというアクチュエータ素子として使用される他、前記圧電／電歪層に加えられた圧力に応じて発生した電気信号を配線パターンより取り出すセンサ素子として使用することができる。

#### 【0004】

##### 【発明が解決しようとする課題】

ところで、このような圧電／電歪デバイスにおいては、セラミック基体上に電極層と圧電／電歪層を互い違いに形成して、多層の圧電／電歪駆動部を形成した場合、電極層の一部に接続端子を形成する必要から、前記電極層の一部を、実際の駆動部（又は感知部）として機能する部分（実作動部）から外方にはみ出させることが行われる。この場合、電極層の一部（はみ出し部分）と他の電極層との短絡を防止するために、圧電／電歪層も前記電極層の一部に合わせてはみ出させることが考えられる。

#### 【0005】

しかし、上述の構成を採用した場合、前記電極膜の一部とはみ出した圧電／電歪層と他の電極膜との間で不要な静電容量が形成され、その結果、電気信号の供給に関するCR時定数の増大（反応速度が遅くなる）等につながるおそれがある。

#### 【0006】

本発明は、このような課題を考慮してなされたものであり、実作動部とその他の部分とで機械的特性や電気的特性等を異にすることができ、例えば、実作動部においては静電容量を大きくとれ、その他の部分では静電容量を小さくすることができるなど、種々の用途に応じて、最適なデバイス特性を実現させることがで



きる圧電／電歪デバイスを提供することを目的とする。

#### 【0007】

##### 【課題を解決するための手段】

本発明に係る圧電／電歪デバイスは、セラミック基体上に、1以上の圧電／電歪層と1以上の電極層とが互い違いに積層されて構成された圧電／電歪素子を有し、少なくとも1つの圧電／電歪層は、2種類以上の材料が並列に配置されて構成されていることを特徴とする。

#### 【0008】

これにより、例えば、電極層の一部に接続端子を形成する場合において、前記電極層の一部を、実際の駆動部（又は感知部）として機能する部分（実作動部）から外方にはみ出させた場合、電極層の一部（はみ出し部分）と他の電極層との短絡を防止するために、圧電／電歪層も前記電極層の一部に合わせてはみ出させることが考えられる。

#### 【0009】

このとき、本発明によれば、前記圧電／電歪層のうち、前記電極層の一部と他の電極層との間に介在された部分を例えば誘電率の低い材料で構成し、実作動部に対応する部分を誘電率の高い材料で構成するということが実現できる。

#### 【0010】

その結果、実作動部では静電容量が大きくなり、圧電／電歪層での歪みの発生量が増大して、変位が大きくなるという利点が生じると共に、実作動部以外の部分では、静電容量が小さくなり、例えば電気信号の供給に関するCR時定数の減少につながり、例えばアクチュエータ部として使用した場合に、該アクチュエータ部の高速動作を実現させることができる。

#### 【0011】

つまり、本発明においては、実作動部とその他の部分とで機械的特性や電気的特性等を異にすることができ、例えば、実作動部においては静電容量を大きくとれ、その他の部分では静電容量を小さくすることができるなど、種々の用途に応じて、最適なデバイス特性を実現させることができる。

#### 【0012】

そして、前記構成において、前記少なくとも 1 つの圧電／電歪層は、2 種類以上の圧電／電歪材料が並列に配置されて構成されていてもよい。

#### 【0013】

前記セラミック基体は、厚みの大きい固定部と、該固定部から連続して形成され、かつ、厚みが前記固定部よりも薄い一对の薄板部とを有し、前記圧電／電歪素子は、一对の薄板部のうち、少なくとも 1 つの薄板部の一部を含む面に形成されていてもよい。

#### 【0014】

この場合、前記少なくとも 1 つの薄板部の一部を含む面に形成される圧電／電歪素子のうち、前記薄板部の一部から前記固定部の一部にかけて配設される圧電／電歪材料を第 1 の圧電／電歪材料とし、前記固定部の一部上に配設される圧電／電歪材料を第 2 の圧電／電歪材料としたとき、前記第 2 の圧電／電歪材料の圧電定数が前記第 1 の圧電／電歪材料の圧電定数よりも低いことが好ましい。

#### 【0015】

具体的には、前記第 1 の圧電／電歪材料の圧電定数の絶対値が  $100 \times 10^{-12} \text{V/m}$  以上であり、前記第 2 の圧電／電歪材料の圧電定数の絶対値が  $100 \times 10^{-12} \text{V/m}$  未満である。好ましくは、前記第 2 の圧電／電歪材料の圧電定数の絶対値が  $50 \times 10^{-12} \text{V/m}$  以下であり、更に好ましくは、 $10 \times 10^{-12} \text{V/m}$  以下である。

#### 【0016】

また、前記第 2 の圧電／電歪材料の誘電率が、前記第 1 の圧電／電歪材料の誘電率以下であってもよい。

#### 【0017】

また、前記第 2 の圧電／電歪材料は、温度変化に対する感受性が、前記第 1 の圧電／電歪材料よりも低くてもよい。

#### 【0018】

前記第 2 の圧電／電歪材料による層の厚さが、前記第 1 の圧電／電歪材料による層の厚さ以上であってもよい。

#### 【0019】

また、前記第1の圧電／電歪材料と前記第2の圧電／電歪材料との境界部分は、前記薄板部の厚みを $d$ としたとき、前記固定部上にあつて、かつ、前記固定部の内壁面の仮想延長面と前記薄板部の側面との交差部分から $d/2$ 以上の距離に位置されていることが好ましい。

#### 【0020】

そして、前記圧電／電歪素子は、少なくとも2層以上の圧電／電歪層が積層されて構成されていてもよい。

#### 【0021】

また、前記セラミック基体と前記圧電／電歪層との間に別の層が介在していてもよい。

#### 【0022】

前記セラミック基体における固定部と薄板部は、セラミックグリーン積層体を焼成一体化してセラミック積層体とした後、不要な部分を切除して構成されていてもよい。

#### 【0023】

前記セラミック基体における固定部と薄板部は、セラミックグリーン積層体を焼成一体化してセラミック積層体とした後、該セラミック積層体上に圧電／電歪素子を形成して焼成した後、不要な部分を切除して構成されていてもよい。

#### 【0024】

#### 【発明の実施の形態】

以下、本発明に係る圧電／電歪デバイスの実施の形態例を図1～図15を参照しながら説明する。

#### 【0025】

この実施の形態に係る圧電／電歪デバイス10は、圧電／電歪素子により電気的エネルギーと機械的エネルギーとを相互に変換する素子を包含する概念である。従つて、各種アクチュエータや振動子等の能動素子、特に、逆圧電効果や電歪効果による変位を利用した変位素子として最も好適に用いられるほか、加速度センサ素子や衝撃センサ素子等の受動素子としても好適に使用され得る。

#### 【0026】

そして、この実施の形態に係る圧電／電歪デバイス 10 は、図 1 に示すように、相対する一対の薄板部 12 a 及び 12 b と、これら薄板部 12 a 及び 12 b を支持する固定部 14 とが一体に形成されたセラミック基体 16 を具備し、一対の薄板部 12 a 及び 12 b の各一部にそれぞれ圧電／電歪素子 18 a 及び 18 b が形成されて構成されている。

#### 【0027】

つまり、この圧電／電歪デバイス 10 は、前記圧電／電歪素子 18 a 及び 18 b の駆動によって一対の薄板部 12 a 及び 12 b が変位し、あるいは薄板部 12 a 及び 12 b の変位を、圧電／電歪素子 18 a 及び 18 b により検出する構成を有する。従って、図 1 の例では、薄板部 12 a 及び 12 b と圧電／電歪素子 18 a 及び 18 b にてアクチュエータ部 19 a 及び 19 b が構成されることになる。このことから、一対の薄板部 12 a 及び 12 b は、固定部 14 によって振動可能に支持された振動部として機能することになる。

#### 【0028】

更に、一対の薄板部 12 a 及び 12 b は、各先端部分が内方に向かって肉厚とされ、該肉厚部分は、薄板部 12 a 及び 12 b の変位動作に伴って変位する可動部 20 a 及び 20 b として機能することになる。以下、一対の薄板部 12 a 及び 12 b の先端部分を可動部 20 a 及び 20 b と記す。

#### 【0029】

なお、可動部 20 a 及び 20 b の互いに対向する端面 34 a 及び 34 b 間には、空隙（空気）36 を介在させるようにしてもよいし、図示しないが、これら端面 34 a 及び 34 b の間に可動部 20 a 及び 20 b の構成部材と同じ材質、あるいは異なる材質からなる複数の部材を介在させるようにしてもよい。この場合、各可動部 20 a 及び 20 b の互いに対向する端面 34 a 及び 34 b は、取付面 34 a 及び 34 b として機能することになる。

#### 【0030】

セラミック基体 16 は、例えばセラミックグリーン積層体を焼成により一体化したセラミック積層体で構成されている。これについては後述する。

#### 【0031】

このようなセラミックスの一体化物は、各部の接合部に接着剤が介在しないことから、経時的な状態変化がほとんど生じないため、接合部位の信頼性が高く、かつ、剛性確保に有利な構造であることに加え、後述するセラミックグリーンシート積層法により、容易に製造することが可能である。

#### 【0032】

そして、圧電／電歪素子 18 a 及び 18 b は、後述のとおり別体として圧電／電歪素子 18 a 及び 18 b を準備して、セラミック基体 16 に膜形成法を用いることにより、直接セラミック基体 16 に形成されることとなる。

#### 【0033】

この圧電／電歪素子 18 a 及び 18 b は、圧電／電歪層 22 と前記圧電／電歪層 22 の両側に形成された一对の電極 24 及び 26 とを有して構成され、前記一对の電極 24 及び 26 のうち、一方の電極 24 が少なくとも一对の薄板部 12 a 及び 12 b の上に形成されている。

#### 【0034】

本実施の形態では、圧電／電歪層 22 並びに一对の電極 24 及び 26 をそれぞれ多層構造としている。即ち、一方の電極 24 と他方の電極 26 が櫛歯状の断面となるようにそれぞれ互い違いに積層し、これら一方の電極 24 と他方の電極 26 が圧電／電歪層 22 を間に挟んで重なりあった結果、多段構成とされた圧電／電歪素子 18 a 及び 18 b とした多層構造となっている。しかし、このような多層構造に限らず単層構造であってもよい。

#### 【0035】

圧電／電歪素子 18 a 及び 18 b は、図 2 の拡大図に示すように、圧電／電歪層 22 が 4 層構造（第 1 層目～第 4 層目の圧電／電歪層 22 A～22 D）とされている。この図 2 において、一方の電極 24 は、第 1、第 3 及び第 5 の配線パターン 24 A、24 B 及び 24 C にて構成され、他方の電極 26 は、第 2 及び第 4 の配線パターン 26 A 及び 26 B にて構成されている。

#### 【0036】

具体的に、電極 24 及び 26 並びに圧電／電歪層 22 の積層構造について薄板部 12 a 側を主体に説明すると、まず、セラミック基体 16 の薄板部 12 a 及び

12b、可動部20a及び20b、並びに固定部14の各側面にかけてほぼ連続して第1の配線パターン24Aが形成され、該第1の配線パターン24A上のうち、固定部14上から薄板部12a上にかけた連続する部分に第1層目の圧電／電歪層22Aが形成されている。これは薄板部12bにおいても同じである。

#### 【0037】

この1層目の圧電／電歪層22Aは、薄板部12aの一部から固定部14の一部にかけて形成された第1の圧電／電歪材料による第1の部分22A1と、固定部14の一部に形成された第2の圧電／電歪材料による第2の部分22A2にて構成されている。これら第1及び第2の圧電／電歪材料の選定については後述する。

#### 【0038】

ここで、第1の配線パターン24Aは、3層構造とされている。具体的には、薄板部12a上に直接形成され、かつ、基体材料と電極材料のサーメットによる第1の層140と、当該第1の層140上に形成され、かつ、電極材料による第2の層142と、当該第2の層142上に形成され、かつ、圧電／電歪材料と電極材料のサーメットによる第3の層144とを有して構成されている。

#### 【0039】

引き続き、電極24及び26並びに圧電／電歪層22の積層構造についてみると、前記第1層目の圧電／電歪層22A上に第2の配線パターン26Aが形成され、該第2の配線パターン26Aの一部（櫛歯部分）を含むように、前記第1層目の圧電／電歪層22Aにおける第1の部分22A1に対応する部分に第2層目の圧電／電歪層22Bが形成され、該第2層目の圧電／電歪層22B上に前記第1の配線パターン24Aと電氣的に接続される第3の配線パターン24Bが形成され、該第3の配線パターン24Bの一部（櫛歯部分）を含むように、前記第1層目の圧電／電歪層22Aにおける第1の部分22A1に対応する部分に第3層目の圧電／電歪層22Cが形成されている。

#### 【0040】

更に、前記第3層目の圧電／電歪層22C上に前記第2の配線パターン26Aと電氣的に接続される第4の配線パターン26Bが形成され、該第4の配線パタ

ーン 26 B の一部（櫛歯部分）を含むように、前記第 1 層目の圧電／電歪層 22 A における第 1 の部分 22 A 1 に対応する部分に第 4 層目の圧電／電歪層 22 D が形成され、該第 4 層目の圧電／電歪層 22 D 上に前記第 1 の配線パターン 24 A と電氣的に接続される第 5 の配線パターン 24 C が形成されている。

#### 【0041】

第 2 の配線パターン 26 A のうち、前記櫛歯部分を除く部分、即ち、前記第 1 層目の圧電／電歪層 22 A における第 2 の部分 22 A 2 に対応する部分には第 1 の接続端子 28 が形成され、第 5 の配線パターン 24 C の端部には第 2 の接続端子 30 が形成されている。

#### 【0042】

従って、圧電／電歪素子 18 a（18 b も同様である）のうち、第 1 層目の圧電／電歪層 22 A における第 1 の部分 22 A 1 に対応する積層構造部分は、実際の駆動部（又は感知部）として機能する部分、即ち、実作動部として定義することができる。

#### 【0043】

また、この実施の形態では、一方の電極 24 のうち、最上層の第 5 の配線パターン 24 C が電極材料のレジネートによって構成され、圧電／電歪素子 18 a（18 b も同様である）の内部に形成された各電極 24 及び 26 の配線パターン（第 2 ～第 4 の配線パターン 26 A、24 B 及び 26 B）は、電極材料と圧電／電歪材料を含むサーメット膜を焼成することによって構成されている。

#### 【0044】

この場合、前記第 2 ～第 4 の配線パターン 26 A、24 B 及び 26 B は、導体層として機能させる必要から、電極材料と圧電／電歪材料の体積比は、4：6 ～ 9：1 であることが好ましい。電極材料の体積比が 4 より小さいと導体として機能しにくく、体積比が 9 より大きいと電極を薄くする効果と圧電／電歪層との付着力が共に低減する可能性がある。上述の配合条件を満足することにより、各中間パターンは、それぞれ 2  $\mu$ m 以下の導体層として構成させることができ、しかも、局所的に導体部分がなくなるいわゆる欠けがなくなり、ほぼ設計通りのパターン形状を得ることができる。

**【0045】**

次に、この実施の形態に係る圧電／電歪デバイス10の製造方法について図3～図10Bを参照しながら説明する。まず、定義付けをしておく。セラミックグリーンシートを積層して得られた積層体をセラミックグリーン積層体58（例えば図4参照）と定義し、このセラミックグリーン積層体58を焼成して一体化したものをセラミック積層体60（例えば図5参照）と定義し、このセラミック積層体60から不要な部分を切除して可動部20a及び20b、薄板部12a及び12b並びに固定部14が一体化されたものをセラミック基体16（図1参照）と定義する。

**【0046】**

また、この製造方法においては、圧電／電歪デバイス10を同一基板内に縦方向及び横方向にそれぞれ複数個配置した形態で、最終的にセラミック積層体60をチップ単位に切断して、圧電／電歪デバイス10を同一工程で多数個取りするものであるが、説明を簡単にするために、圧電／電歪デバイス10の1個取りを主体にして説明する。

**【0047】**

まず、ジルコニア等のセラミック粉末にバインダ、溶剤、分散剤、可塑剤等を添加混合してスラリーを作製し、これを脱泡処理後、リバースロールコーター法、ドクターブレード法等の方法により、所定の厚みを有するセラミックグリーンシートを作製する。

**【0048】**

次に、金型を用いた打抜加工やレーザ加工等の方法により、セラミックグリーンシートを図3のような種々の形状に加工して、複数枚の基体形成用のセラミックグリーンシート70A～70D、72A及び72B、102A～102Gを得る。

**【0049】**

前記セラミックグリーンシート70A～70Dは、圧電／電歪デバイス10の端面34a及び34bを有する可動部20a及び20bを形成するための窓部100が設けられた複数枚（例えば2枚）のセラミックグリーンシートであり、一



方、102A～102Gは、少なくとも薄板部12a及び12b間に空間を形成するための窓部54が形成された複数枚（例えば4枚）のシートである。なお、セラミックグリーンシートの枚数は、あくまでも一例である。

#### 【0050】

その後、図4に示すように、セラミックグリーンシート72A及び72Bでセラミックグリーンシート70A～70D並びに102A～102Gを挟み込むようにして、これらセラミックグリーンシート70A～70D、72A及び72B並びに102A～102Gを積層の後、圧着して、セラミックグリーン積層体58とする。この積層にあたっては、セラミックグリーンシート102A～102Gを中央に配置して積層する。

#### 【0051】

このとき、窓部100の存在により、圧着時に圧力がかからない部位が発生するため、積層、圧着の順番等を変更し、そのような部位が生じないようにする必要がある。その後、セラミックグリーン積層体58を焼成してセラミック積層体60（図5参照）を得る。

#### 【0052】

次に、図5に示すように、前記セラミック積層体60の両表面、即ち、セラミックグリーンシート72A及び72Bが積層された表面に相当する面に、それぞれ多層構造の圧電／電歪素子18a及び18bを形成し、焼成によって圧電／電歪素子18a及び18bをセラミック積層体60に一体化させる。もちろん、圧電／電歪素子18a又は18bはセラミック積層体60の片側の表面のみに形成してもよい。

#### 【0053】

ここで、セラミック積層体60の一表面に多層構造の圧電／電歪素子18aを形成する過程について、図6A～図10Bを参照しながら詳細に説明する。圧電／電歪素子18bを形成する過程は圧電／電歪素子18aと同様であるため、ここではその重複説明を省略する。

#### 【0054】

まず、図6Aに示すように、セラミック積層体60の一表面に、例えばPt／

ジルコニアによる第1のサーメット層160を例えばスクリーン印刷により形成する。該第1のサーメット層160の厚みは、焼成後の厚みが約0.5～5 $\mu$ mとなる厚みに設定される。その後、図6Bに示すように、温度1000～1400℃を0.5～3時間ほど保持した焼成処理によって、第1のサーメット層160による第1の層140（第1の配線パターン50を構成する第1の層）を形成する。

#### 【0055】

その後、図6Cに示すように、第1の層140上に、例えばPtペースト164を例えばスクリーン印刷により形成する。この場合、Ptペースト164の厚みは、焼成後の厚みが2～5 $\mu$ mとなる厚みに設定される。

#### 【0056】

その後、図7Aに示すように、温度1000～1400℃を0.5～3時間ほど保持した焼成処理によって、Ptペースト164による第2の層142（第1の配線パターン24Aを構成する第2の層）を形成する。

#### 【0057】

その後、図7Bに示すように、第2の層142上に、例えばPt/PZTによる第3のサーメット層166を、例えばスクリーン印刷により形成する。この場合、第3のサーメット層166の厚みは、焼成後の厚みが0.5～5 $\mu$ mとなる厚みに設定される。

#### 【0058】

ここで、第3のサーメット層166については、第2の層142のPtが電極の機能を果たすため、導電性を必要としない。従って、配合比についてもサーメットに導電性がない範囲であっても問題なく自由に設定できる。体積比4：6から6：4の範囲に設定することが、後に形成される第1層目の圧電／電歪層22A及び前記第2の層142のPtとの付着力が共に高くできるため好ましい。これは、第1のサーメット層160についても同様である。

#### 【0059】

次いで、第3のサーメット層166上のうち、薄板部12aの一部から固定部14の一部にかけて、第1の圧電／電歪材料によるペースト168を、例えばス

クリーン印刷により形成する。この場合、前記第 1 の圧電／電歪材料によるペースト 1 6 8 の厚みは、焼成後の厚みが  $5 \sim 25 \mu\text{m}$  となるように設定する。

#### 【0 0 6 0】

更に、第 3 のサーメット層 1 6 6 上のうち、固定部 1 4 上に対応し、かつ、前記ペースト 1 6 8 が形成されていない部分に、第 2 の圧電／電歪材料によるペースト 1 6 9 を、例えばスクリーン印刷により形成する。この場合、前記第 2 の圧電／電歪材料によるペースト 1 6 9 の厚みは、焼成後の厚みが  $5 \sim 25 \mu\text{m}$  となるように設定する。次いで、第 1 及び第 2 の圧電／電歪材料によるペースト 1 6 8 及び 1 6 9 上にかけて、後に第 2 の配線パターン 2 6 A となる例えば P t / P Z T の第 4 のサーメット層 1 7 0 を、例えばスクリーン印刷により形成する。この場合、第 4 のサーメット層 1 7 0 の厚みは、焼成後の厚みが  $1 \sim 5 \mu\text{m}$  となる厚みに設定される。

#### 【0 0 6 1】

その後、図 7 C に示すように、温度  $1000 \sim 1400^\circ\text{C}$  を  $0.5 \sim 3$  時間ほど保持した焼成処理によって、第 3 のサーメット層 1 6 6 による第 3 の層 1 4 4 (第 1 の配線パターン 2 4 A を構成する第 3 の層) と、第 1 及び第 2 の圧電／電歪材料によるペースト 1 6 8 及び 1 6 9 による第 1 層目の圧電／電歪層 2 2 A (第 1 の部分 2 2 A 1 及び第 2 の部分 2 2 A 2) と、第 4 のサーメット層 1 7 0 による第 2 の配線パターン 2 6 A を形成する。

#### 【0 0 6 2】

その後、図 8 A に示すように、第 2 の配線パターン 2 6 A 上のうち、前記 1 層目の圧電／電歪層 2 2 A における第 1 の部分 2 2 A 1 に対応する部分に、例えば P Z T ペースト 1 7 2 を、例えばスクリーン印刷により形成する。この場合、P Z T ペースト 1 7 2 の厚みは、焼成後の厚みが  $5 \sim 25 \mu\text{m}$  となる厚みに設定される。

#### 【0 0 6 3】

次いで、前記 P Z T ペースト 1 7 2 上から薄板部 1 2 a 上の第 1 の配線パターン 2 4 A にかけて、後に第 3 の配線パターン 2 4 B となる例えば P t / P Z T の第 5 のサーメット層 1 7 4 を、例えばスクリーン印刷により形成する。この場合

、第5のサーメット層174の厚みは、焼成後の厚みが $1 \sim 5 \mu\text{m}$ となる厚みに設定される。

#### 【0064】

その後、図8Bに示すように、温度 $1000 \sim 1400^\circ\text{C}$ を $0.5 \sim 3$ 時間ほど保持した焼成処理によって、PZTペースト172による第2層目の圧電／電歪層22Bと、第5のサーメット層174による第3の配線パターン24Bを形成する。

#### 【0065】

その後、図8Cに示すように、第3の配線パターン24B上と、露出する第2層目の圧電／電歪層22B上に、例えばPZTペースト176を、例えばスクリーン印刷により形成する。この場合、PZTペースト176の厚みは、焼成後の厚みが $5 \sim 25 \mu\text{m}$ となるように設定される。

#### 【0066】

次いで、前記PZTペースト172上から第1層目の圧電／電歪層22Aにおける第2の部分22A2上の第2の配線パターン26Aにかけて、後に第4の配線パターン26Bとなる例えばPt／PZTの第6のサーメット層178を、例えばスクリーン印刷により形成する。この場合、第6のサーメット層178の厚みは、焼成後の厚みが $1 \sim 5 \mu\text{m}$ となる厚みに設定される。

#### 【0067】

その後、図9Aに示すように、温度 $1000 \sim 1400^\circ\text{C}$ を $0.5 \sim 3$ 時間ほど保持した焼成処理によって、PZTペースト176による第3層目の圧電／電歪層22Cと、第6のサーメット層178による第4の配線パターン26Bを形成する。

#### 【0068】

その後、図9Bに示すように、第4の配線パターン26B上と、露出する第3層目の圧電／電歪層22C上に、例えばPZTペースト180を、例えばスクリーン印刷により形成する。この場合、PZTペースト180の厚みは、焼成後の厚みが $5 \sim 25 \mu\text{m}$ となる厚みに設定される。

#### 【0069】

その後、図 10 A に示すように、温度 1000～1400℃を 0.5～3 時間ほど保持した焼成処理によって、P Z T ペースト 180 による第 4 層目の圧電／電歪層 22 D を形成する。

#### 【0070】

その後、図 10 B に示すように、第 4 層目の圧電／電歪層 22 D 上から薄板部 12 a 上の第 1 の配線パターン 24 A にかけて、後に第 5 の配線パターン 24 C となる例えば P t レジネート 182 を、例えばスクリーン印刷により形成する。この場合、P t レジネート 182 の厚みは、焼成後の厚みが 0.1～3  $\mu$ m となる厚みに設定される。

#### 【0071】

次いで、露出する第 2 の配線パターン 26 A 上と、P t レジネート 182 の端部にそれぞれ後に第 1 の接続端子 28 及び第 2 の接続端子 30 となる A u ペースト 184 及び 186 を、例えばスクリーン印刷により形成する。

#### 【0072】

その後、温度 500～1000℃を 0.5～3 時間ほど保持した焼成処理によって、P t レジネート 182 による第 5 の配線パターン 24 C と、A u ペースト 184 及び 186 による第 1 及び第 2 の接続端子 28 及び 30 を形成する。これによって、図 2 及び図 5 に示すように、セラミック積層体 60 の一表面に多層構造の圧電／電歪素子 18 a が形成されることになる。なお、セラミック積層体 60 の他方の表面にも同様の方法で多層構造の圧電／電歪素子 18 b が形成される。

#### 【0073】

次に、図 5 に示すように、圧電／電歪素子 18 a 及び 18 b が形成されたセラミック積層体 60 のうち、切断線 C 1、C 2、C 5 に沿って切断することにより、セラミック積層体 60 の側部と先端部を切除する。この切除によって、図 1 に示すように、セラミック基体 16 に圧電／電歪素子 18 a 及び 18 b が形成され、かつ、互いに対向する端面 34 a 及び 34 b を有する可動部 20 a 及び 20 b が形成された圧電／電歪デバイス 10 を得る。

#### 【0074】

切断のタイミングは、切断線 C 1 及び C 2 に沿って切断した後に、切断線 C 5 に沿って切断してもよく、切断線 C 5 に沿って切断した後に、切断線 C 1 及び C 2 に沿って切断してもよい。もちろん、これらの切断を同時に行うようにしてもよい。また、切断線 C 5 と対向する固定部 1 4 の端面も適宜切断するようにしてもよい。その後、例えば超音波洗浄によって、前記切断による切くず等が除去されることになる。

#### 【0075】

次に、この実施の形態に係る圧電／電歪デバイス 10 の各構成要素について説明する。

#### 【0076】

可動部 20 a 及び 20 b は、上述したように、薄板部 12 a 及び 12 b の駆動量に基づいて作動する部分であり、圧電／電歪デバイス 10 の使用目的に応じて種々の部材が取り付けられる。例えば、圧電／電歪デバイス 10 を変位素子として使用する場合であれば、光シャッタの遮蔽板等が取り付けられ、特に、ハードディスクドライブの磁気ヘッドの位置決めや、リング抑制機構に使用するのであれば、磁気ヘッド、磁気ヘッドを有するスライダ、スライダを有するサスペンション等の位置決めを必要とする部材が取り付けられる。

#### 【0077】

固定部 14 は、上述したように、薄板部 12 a 及び 12 b 並びに可動部 20 a 及び 20 b を支持する部分であり、例えば前記ハードディスクドライブの磁気ヘッドの位置決めを利用する場合には、VCM（ボイスコイルモータ）に取り付けられたキャリッジアーム、前記キャリッジアームに取り付けられた固定プレート又はサスペンション等に固定部 14 を支持固定することにより、圧電／電歪デバイス 10 の全体が固定される。また、この固定部 14 には、図 1 に示すように、圧電／電歪素子 18 a 及び 18 b を駆動するための接続端子 28 及び 30 その他の部材が配置される場合もある。

#### 【0078】

可動部 20 a 及び 20 b 並びに固定部 14 を構成する材料としては、剛性を有する限りにおいて特に限定されないが、上述したように、セラミックグリーンシ

ート積層法を適用できるセラミックスを好適に用いることができる。

#### 【0079】

具体的には、安定化ジルコニア、部分安定化ジルコニアをはじめとするジルコニア、アルミナ、マグネシア、窒化珪素、窒化アルミニウム、酸化チタンを主成分とする材料等が挙げられる他、これらの混合物を主成分とした材料が挙げられるが、機械的強度や靱性が高い点において、ジルコニア、特に安定化ジルコニアを主成分とする材料と部分安定化ジルコニアを主成分とする材料が好ましい。

#### 【0080】

薄板部12a及び12bは、上述したように、圧電／電歪素子18a及び18bの変位により駆動する部分である。薄板部12a及び12bは、可撓性を有する薄板状の部材であって、表面に配設された圧電／電歪素子18a及び18bの伸縮変位を屈曲変位として増幅して、可動部20a及び20bに伝達する機能を有する。従って、薄板部12a及び12bの形状や材質は、可撓性を有し、屈曲変形によって破損しない程度の機械的強度を有するものであれば足り、可動部20a及び20bの応答性、操作性を考慮して適宜選択することができる。

#### 【0081】

薄板部12a及び12bを構成する材料としては、可動部20a及び20bや固定部14と同様のセラミックスを好適に用いることができ、ジルコニア、中でも安定化ジルコニアを主成分とする材料と部分安定化ジルコニアを主成分とする材料は、薄肉であっても機械的強度が大きいこと、靱性が高いこと、圧電／電歪層や電極材との反応性が小さいことから最も好適に用いられる。

#### 【0082】

前記安定化ジルコニア並びに部分安定化ジルコニアにおいては、次のように安定化並びに部分安定化されたものが好ましい。即ち、ジルコニアを安定化並びに部分安定化させる化合物としては、酸化イットリウム、酸化イッテルビウム、酸化セリウム、酸化カルシウム、及び酸化マグネシウムがあり、少なくともそのうちの1つの化合物を添加、含有させることにより、あるいは1種類の化合物の添加のみならず、それら化合物を組み合わせることで添加することによっても、目的とするジルコニアの安定化は可能である。

## 【0083】

なお、それぞれの化合物の添加量としては、酸化イットリウムや酸化イッテルビウムの場合にあっては、1～30モル%、好ましくは1.5～10モル%、酸化セリウムの場合にあっては、6～50モル%、好ましくは8～20モル%、酸化カルシウムや酸化マグネシウムの場合にあっては、5～40モル%、好ましくは5～20モル%とすることが望ましいが、その中でも特に酸化イットリウムを安定化剤として用いることが好ましく、その場合においては、1.5～10モル%、更に好ましくは2～4モル%とすることが望ましい。また、焼結助剤等の添加物としてアルミナ、シリカ、遷移金属酸化物等を0.05～20wt%の範囲で添加することが可能であるが、圧電／電歪素子18a及び18bの形成手法として、膜形成法による焼成一体化を採用する場合は、アルミナ、マグネシア、遷移金属酸化物等を添加物として添加することも好ましい。

## 【0084】

なお、機械的強度と安定した結晶相が得られるように、ジルコニアの平均結晶粒子径を0.05～3 $\mu$ m、好ましくは0.05～1 $\mu$ mとすることが望ましい。また、上述のように、薄板部12a及び12bについては、可動部20a及び20b並びに固定部14と同様のセラミックスを用いることができるが、好ましくは、実質的に同一の材料を用いて構成することが、接合部分の信頼性、圧電／電歪デバイス10の強度、製造の煩雑さの低減を図る上で有利である。

## 【0085】

圧電／電歪素子18a及び18bは、少なくとも圧電／電歪層22と、該圧電／電歪層22に電界をかけるための一对の電極24及び26を有するものであり、ユニモルフ型、バイモルフ型等の圧電／電歪素子を用いることができるが、薄板部12a及び12bと組み合わせたユニモルフ型の方が、発生する変位量の安定性に優れ、軽量化に有利であるため、このような圧電／電歪デバイス10に適している。

## 【0086】

前記圧電／電歪素子18a及び18bは、図1に示すように、薄板部12a及び12bの側面に形成する方が薄板部12a及び12bをより大きく駆動させる



ことができる点で好ましい。

#### 【0087】

圧電／電歪層 22 には、圧電セラミックスが好適に用いられるが、電歪セラミックスや強誘電体セラミックス、あるいは反強誘電体セラミックスを用いることも可能である。但し、この圧電／電歪デバイス 10 をハードディスクドライブの磁気ヘッドの位置決め等に用いる場合は、可動部 20a 及び 20b の変位量と駆動電圧、又は出力電圧とのリニアリティが重要とされるため、歪み履歴の小さい圧電材料を用いることが好ましく、抗電界が 10 kV/mm 以下の材料を用いることが好ましい。

#### 【0088】

具体的な圧電材料としては、ジルコン酸鉛、チタン酸鉛、マグネシウムニオブ酸鉛、ニッケルニオブ酸鉛、亜鉛ニオブ酸鉛、マンガンニオブ酸鉛、アンチモンズ酸鉛、マンガンタンゲステン酸鉛、コバルトニオブ酸鉛、チタン酸バリウム、チタン酸ナトリウムビスマス、ニオブ酸カリウムナトリウム、タンタル酸ストロンチウムビスマス等の単独、又はこれらの適宜の混合物等を挙げることができる。

#### 【0089】

特に、高い電気機械結合係数と圧電定数を有し、圧電／電歪層 22 の焼結時における薄板部（セラミックス）12a 及び 12b との反応性が小さく、安定した組成のものが得られる点において、ジルコン酸鉛、チタン酸鉛、マグネシウムニオブ酸鉛を主成分とする材料、又はチタン酸ナトリウムビスマスを主成分とする材料が好適に用いられる。

#### 【0090】

更に、前記圧電材料に、ランタン、カルシウム、ストロンチウム、モリブデン、タンゲステン、バリウム、ニオブ、亜鉛、ニッケル、マンガン、セリウム、カドミウム、クロム、コバルト、アンチモン、鉄、イットリウム、タンタル、リチウム、ビスマス、スズ等の酸化物等を単独で、もしくは混合したセラミックスを用いてもよい。

#### 【0091】

例えば、主成分であるジルコン酸鉛とチタン酸鉛及びマグネシウムニオブ酸鉛に、ランタンやストロンチウムを含有させることにより、抗電界や圧電特性を調整可能となる等の利点を得られる場合がある。

#### 【0092】

なお、シリカ等のガラス化し易い材料の添加は避けることが望ましい。なぜならば、シリカ等の材料は、圧電／電歪層 22 の熱処理時に、圧電／電歪材料と反応し易く、その組成を変動させ、圧電特性を劣化させるからである。

#### 【0093】

そして、第 1 層目の圧電／電歪層 22 A における第 2 の部分 22 A 2 を構成する第 2 の圧電／電歪材料については、以下の要件を満たすことが好ましい。

#### 【0094】

- (1) 絶縁体であること。
- (2) 第 1 の部分 22 A 1 を構成する第 1 の圧電／電歪材料と同時焼成することから、セラミックスであること。
- (3) 熱工程に投入されることから、熱膨張率が第 1 の圧電／電歪材料と近いこと。
- (4) 第 1 の圧電／電歪材料と直接接触することから、組成が近いこと。
- (5) 第 1 の圧電／電歪材料からの元素移動が少ないことであると同時に第 1 の圧電／電歪材料への元素移動が少ないこと。
- (6) セラミック基体 16 への元素移動が少ないことであると同時にセラミック基体 16 からの元素移動が少ないこと。
- (7) 第 1 の圧電／電歪材料と反応して異相や分解などが起きないこと。
- (8) 第 1 の圧電／電歪材料が P Z T (チタン酸ジルコン酸鉛) であるとき、P Z (ジルコン酸鉛) あるいは P T (チタン酸鉛) であること。
- (9) 第 1 の圧電／電歪材料が P Z T であるとき、P Z T であって、かつ、第 1 の圧電／電歪材料よりも圧電定数が低いこと。

#### 【0095】

圧電定数については、まず、第 1 の圧電／電歪材料の圧電定数  $|d_{31}|$  は、 $100 \times 10^{-12} \text{V/m}$  以上、好ましくは  $150 \times 10^{-12} \text{V/m}$  以上、更に好まし

くは  $200 \times 10^{-12} \text{V/m}$  以上である。一方、第2の圧電／電歪材料の圧電定数  $|d_{31}|$  は、 $100 \times 10^{-12} \text{V/m}$  以下、好ましくは  $50 \times 10^{-12} \text{V/m}$  以下、更に好ましくは  $10 \times 10^{-12} \text{V/m}$  以下である。

#### 【0096】

もちろん、第1層目の圧電／電歪層 22A における第2の部分 22A2 と第1の部分 22A1 は、互いに膜厚が異なってもよい。この場合、例えば図 11 の変形例に係る圧電／電歪デバイス 10a のように、第2の部分 22A2 が第1の部分 22A1 よりも厚いことが好ましい。具体的には、第2の部分 22A2 の厚みは、 $5 \mu\text{m}$  以上、好ましくは  $10 \mu\text{m}$  以上、更に好ましくは  $15 \mu\text{m}$  以上である。これにより、第2の部分 22A2 における耐圧を確保できると共に、第2の部分 22A2 にて構成される静電容量値を、第1の部分 22A1 にて構成される静電容量値よりも小さくする上で有利となる。

#### 【0097】

また、図 2 に示すように、第1の部分 22A1 と第2の部分 22A2 との境界部分 200 は、薄板部 12a (12b も同様である) の厚みを  $d$  としたとき、固定部 14 上にあつて、かつ、固定部 14 の内壁面の仮想延長面 202 と薄板部 12a の側面との交差部分から  $d/2$  以上の距離に位置されていることが好ましい。

#### 【0098】

また、圧電／電歪素子 18a 及び 18b に対する制御のしやすさを考慮すると、第2の部分 22A2 を構成する第2の圧電／電歪材料は、温度変化に対する感受性が、第1の部分 22A1 を構成する第1の圧電／電歪材料よりも低いことが好ましい。

#### 【0099】

一方、圧電／電歪素子 18a 及び 18b の一対の電極 24 及び 26 は、室温で固体であり、導電性に優れた金属で構成されていることが好ましく、例えばアルミニウム、チタン、クロム、鉄、コバルト、ニッケル、銅、亜鉛、ニオブ、モリブデン、ルテニウム、パラジウム、ロジウム、銀、スズ、タンタル、タングステン、イリジウム、白金、金、鉛等の金属単体、もしくはこれらの合金が用いられ

、更に、これらに圧電／電歪層 22 あるいは薄板部 12a 及び 12b と同じ材料を分散させたサーメット材料を用いてもよい。

#### 【0100】

圧電／電歪素子 18a 及び 18b における電極 24 及び 26 の材料選定は、圧電／電歪層 22 の形成方法に依存して決定される。例えば薄板部 12a 及び 12b 上に一方の電極 24 を形成した後、前記電極 24 上に圧電／電歪層 22 を焼成により形成する場合は、一方の電極 24 には、圧電／電歪層 22 の焼成温度においても変化しない白金、パラジウム、白金－パラジウム合金、銀－パラジウム合金等の高融点金属を使用する必要があるが、圧電／電歪層 22 を形成した後に、前記圧電／電歪層 22 上に形成される他方の電極 26 は、低温で電極形成を行うことができるため、アルミニウム、金、銀等の低融点金属を主成分として使用することができる。

#### 【0101】

また、電極 24 及び 26 の厚みは、少なからず圧電／電歪素子 18a 及び 18b の変位を低下させる要因ともなるため、特に圧電／電歪層 22 の焼成後に形成される電極には、焼成後に緻密でより薄い膜が得られる有機金属ペースト、例えば金レジネートペースト、白金レジネートペースト、銀レジネートペースト等の材料を用いることが好ましい。

#### 【0102】

そして、この実施の形態に係る圧電／電歪デバイス 10 は、超音波センサや加速度センサ、角速度センサや衝撃センサ、質量センサ等の各種センサに好適に利用でき、端面 34a 及び 34b ないし薄板部 12a 及び 12b 間に取り付けられる物体のサイズを適宜調整することにより、センサの感度調整が容易に行えるという更なる利点がある。

#### 【0103】

また、圧電／電歪デバイス 10 の製造方法においては、セラミック積層体 60 の表面に圧電／電歪素子 18a 及び 18b を形成する方法として、上述したスクリーン印刷法のほかに、ディッピング法、塗布法、電気泳動法等の厚膜形成法や、イオンビーム法、スパッタリング法、真空蒸着、イオンプレーティング法、化

学気相成長法（CVD）、めっき等の薄膜形成法を用いることができる。

#### 【0104】

このような膜形成法を用いて圧電／電歪素子18a及び18bを形成することにより、接着剤を用いることなく、圧電／電歪素子18a及び18bと薄板部12a及び12bとを一体的に接合、配設することができ、信頼性、再現性を確保できると共に、集積化を容易にすることができる。

#### 【0105】

この場合、厚膜形成法により圧電／電歪素子18a及び18bを形成することが好ましい。特に、圧電／電歪層22の形成において厚膜形成法を用いれば、平均粒径0.01～5 $\mu$ m、好ましくは0.05～3 $\mu$ mの圧電セラミックスの粒子、粉末を主成分とするペーストやスラリー、又はサスペンションやエマルジョン、ゾル等を用いて膜化することができ、それを焼成することによって良好な圧電／電歪特性を得ることができるからである。

#### 【0106】

なお、電気泳動法は、膜を高い密度で、かつ、高い形状精度で形成できるという利点がある。また、スクリーン印刷法は、膜形成とパターン形成とを同時に行うことができるため、製造工程の簡略化に有利である。

#### 【0107】

また、セラミック積層体60を切除する方法としては、ダイシング加工、ワイヤソー加工等の機械加工のほか、YAGレーザ、エキシマレーザ等のレーザ加工や電子ビーム加工を適用することが可能である。

#### 【0108】

このように、本実施の形態に係る圧電／電歪デバイス10においては、セラミック基体16上に、1以上の圧電／電歪層22と1以上の電極24及び26とが互い違いに積層されて構成された圧電／電歪素子18a及び18bにおける第1層目の圧電／電歪層22Aを、第1の圧電／電歪材料による第1の部分22A1と第2の圧電／電歪材料による第2の部分22A2にて構成するようにしたので、例えば、第2の配線パターン26Aの一部（第2の部分22A2に対応する部分）に第1の接続端子28を形成することを想定したとき、前記第2の部分22

A2で構成される静電容量値を、第1の部分22A1にて構成される静電容量値よりも小さく設定することが可能になる。

#### 【0109】

その結果、実際の駆動部（又は感知部）として機能する部分（実作動部）では静電容量が大きくなり、圧電／電歪層22での歪みの発生量が増大して、変位が大きくなるという利点が生じると共に、実作動部以外の部分（第2の部分22A2に対応する部分）では、静電容量が小さくなり、例えば電気信号の供給に関するCR時定数の減少につながり、例えばアクチュエータ部19a及び19bとして使用した場合に、該アクチュエータ部19a及び19bの高速動作を実現させることができる。

#### 【0110】

つまり、本実施の形態においては、実作動部とその他の部分とで機械的特性や電気的特性等を異にすることができ、例えば、実作動部においては静電容量を大きくとれ、その他の部分では静電容量を小さくすることができるなど、種々の用途に応じて、最適なデバイス特性を実現させることができる。

#### 【0111】

次に、本実施の形態に係る圧電／電歪デバイス10の好ましい構成の具体例について図12～図15を参照しながら説明する。

#### 【0112】

第1の具体例に係る圧電／電歪デバイス10Aは、図12に示すように、上述した本実施の形態に係る圧電／電歪デバイス10とほぼ同様の構成を有するが、可動部20a及び20bのうち、固定部14に対向する部分が階段状に形成され、各取付面34a及び34bに段差210を有する点と、固定部14の内壁のうち、薄板部12a及び12b近傍にそれぞれ切込み（切欠き）212が形成されている点と、切込み212の内壁のうち、薄板部12a及び12b側の内壁に段差214が設けられている点で異なる。

#### 【0113】

このような構成により、薄板部12a及び12bと可動部20a及び20bとの境界部分並びに薄板部12a及び12bと固定部14との境界部分での応力集

中点を増やし、分散させることで、1箇所に集中する応力を小さくすることができ、耐衝撃性を高めることができる。

#### 【0114】

そして、段差 210 及び 214 の数としてはそれぞれ 2 以上が好ましい。また、図 12 において、段差 210 及び 214 の高さ H は薄板部 12a 及び 12b の厚み d 以下がよく、好ましくは  $d/2$  以下である。具体的には  $2\mu\text{m} \sim 100\mu\text{m}$  の範囲がよく、好ましくは  $5\mu\text{m} \sim 70\mu\text{m}$  の範囲である。

#### 【0115】

また、図 12 において、段差 210 の長さ L は、 $d/2$  以上がよく、具体的には、 $2\mu\text{m}$  以上、好ましくは  $10\mu\text{m}$  以上、更に好ましくは  $50\mu\text{m}$  以上である。長すぎると変位の低下が引き起こされるが、逆に共振周波数が高くなる傾向にある。

#### 【0116】

上述のような段差 210 及び 214 を有する圧電／電歪デバイス 10A を作製するには、セラミックグリーン積層体 58 を焼成してセラミック基体 16 を作製する、あるいはグリーンシートに部分印刷でパターンを形成し、その後、グリーンシートを積層してセラミックグリーン積層体 58 を作製し、該セラミックグリーン積層体 58 を焼成することによってセラミック基体 16 を作製するという方法が好ましく採用される。

#### 【0117】

次に、第 2 の具体例に係る圧電／電歪デバイス 10B は、図 13 に示すように、上述した第 1 の具体例に係る圧電／電歪デバイス 10A とほぼ同様の構成を有するが、可動部 20a 及び 20b と薄板部 12a 及び 12b との境界部分 216 が湾曲形成されている点と、固定部 14 と薄板部 12a 及び 12b 間に設けられた切込み（切欠き）212 のうち、該切込み 212 の薄板部 12a 及び 12b 側の内壁と切込み 212 の底部との境界部分 218 が湾曲形成されている点で異なる。

#### 【0118】

この構成により、薄板部 12a 及び 12b と可動部 20a 及び 20b との境界

部分 216 並びに薄板部 12a 及び 12b と固定部 14 との境界部分 218 での応力集中点をなくすことができ、耐衝撃性を高めることができる。

#### 【0119】

そして、湾曲部分（境界部分 216 及び 218）の曲率半径  $R$  は  $5\ \mu\text{m}$  以上であるとよく、好ましくは  $10\ \mu\text{m}$  以上、更に好ましくは  $20\ \mu\text{m}$  以上である。

#### 【0120】

上述のような湾曲部分 216 及び 218 を有する圧電／電歪デバイス 10B を作製するには、ペーストの塗布を利用する。即ち、グリーンシートを積層した状態で角部（後に湾曲部分 216 及び 218 となる部分）にセラミック材料のペーストを塗布あるいはディップすることで、該ペーストが表面張力によって湾曲形状になることを利用して、上述の湾曲部分 216 及び 218 を形成する。その後、グリーンシートを積層してセラミックグリーン積層体 58 を作製し、焼成することにより、図 13 に示すように、湾曲部分 216 及び 218 を有するセラミック基体 16 を得ることができる。

#### 【0121】

他の方法としては、まず、セラミック基体 16 を作製した後、あるいはその途中工程で、湾曲部分 216 及び 218 とすべき部分に樹脂やガラスあるいは金属のペースト等を注入して、角部を湾曲形成するようにしてもよい。

#### 【0122】

次に、第 3 の具体例に係る圧電／電歪デバイス 10C は、図 14 に示すように、上述した第 1 の具体例に係る圧電／電歪デバイス 10A とほぼ同様の構成を有するが、可動部 20a 及び 20b と薄板部 12a 及び 12b との境界部分 216 の角度  $\theta$  が鈍角に形成されている点と、固定部 14 と薄板部 12a 及び 12b 間に設けられた切込み（切欠き）212 のうち、該切込み 212 の薄板部 12a 及び 12b 側の内壁と切込み 212 の底部との境界部分 218 の角度が鈍角に形成されている点で異なる。

#### 【0123】

この構成により、第 1 の具体例と同様に、薄板部 12a 及び 12b と可動部 20a 及び 20b との境界部分 216 並びに薄板部 12a 及び 12b と固定部 14



との境界部分 2 1 8 での応力集中点を増やし、分散させることで、1箇所集中する応力を小さくすることができ、耐衝撃性を高めることができる。

#### 【0 1 2 4】

そして、前記境界部分 2 1 6 及び 2 1 8 の角度は  $90^{\circ}$  よりも大であるとよく、好ましくは  $135^{\circ}$  以上である。

#### 【0 1 2 5】

この第 3 の具体例に係る圧電／電歪デバイス 1 0 C を作製するには、薄板部 1 2 a 及び 1 2 b となるグリーンシートにペーストをパターン印刷し、該印刷されたペーストによるパターンの端部がテーパ状になることを利用する。

#### 【0 1 2 6】

つまり、前記パターンのテーパ部分が前記境界部分 2 1 6 及び 2 1 8 となるように、グリーンシートを積層してセラミックグリーン積層体 5 8 とし、焼成してセラミック基体 1 6 を作製する。これにより、セラミック基体 1 6 における前記境界部分 2 1 6 及び 2 1 8 の角度が鈍角として形成されることとなる。

#### 【0 1 2 7】

前記角度の制御は、ペーストの粘性や印刷条件で調整するか、長さの異なる複数のグリーンシートを重ねることで実現させることができる。また、ペーストは、セラミック基体 1 6 の材料と同じ材質のセラミック材料でもよいし、他のセラミック材料や高融点金属あるいはサーメットでもよい。

#### 【0 1 2 8】

また、図 1 4 に示すように、この第 3 の具体例に係る圧電／電歪デバイス 1 0 C における取付面 3 4 a 及び 3 4 b は、該圧電／電歪デバイス 1 0 C の使用目的に応じて部品を取り付ける部分であり、部品を取付面 3 4 a 及び 3 4 b 間に挟むように取り付ける際、取り付けに使用する接着剤の量（厚み）と位置（接着面積）を規定するための機能を果たす。

#### 【0 1 2 9】

次に、第 4 の具体例に係る圧電／電歪デバイス 1 0 D は、図 1 5 に示すように、上述した本実施の形態に係る圧電／電歪デバイス 1 0 とほぼ同様の構成を有するが、薄板部 1 2 a 及び 1 2 b のうち、可動部 2 0 a 及び 2 0 b と薄板部 1 2 a

及び 1 2 b との境界部分 2 1 6 の厚みが厚くなっている点と、固定部 1 4 の内壁のうち、薄板部 1 2 a 及び 1 2 b 近傍に切込み（切欠き） 2 1 2 が形成されている点で異なる。

#### 【0 1 3 0】

前記境界部分 2 1 6 の厚みを厚くする手法としては、薄板部 1 2 a 及び 1 2 b の側面のうち、前記境界部分 2 1 6 に対応する箇所に補強材 2 2 0 を形成することが好ましく採用される。具体的には、セラミック基体 1 6 とした後に、例えばスクリーン印刷で補強材 2 2 0 のペーストを印刷し、焼成するか、あるいは、積層したセラミックグリーン積層体 5 8 の所定位置に補強材 2 2 0 のペーストを印刷し、その後、焼成してセラミック基体 1 6 としてもよい。

#### 【0 1 3 1】

補強材 2 2 0 は、セラミック基体 1 6 と同じセラミック材料でもよいが、他のセラミック材料、金属やガラス、樹脂でもよい。

#### 【0 1 3 2】

上述した圧電／電歪デバイス 1 0、1 0 a、1 0 A～1 0 D によれば、各種トランスデューサ、各種アクチュエータ、周波数領域機能部品（フィルタ）、トランス、通信用や動力用の振動子や共振子、発振子、ディスクリミネータ等の能動素子のほか、超音波センサや加速度センサ、角速度センサや衝撃センサ、質量センサ等の各種センサ用のセンサ素子として利用することができ、特に、光学機器、精密機器等の各種精密部品等の変位や位置決め調整、角度調整の機構に用いられる各種アクチュエータに好適に利用することができる。

#### 【0 1 3 3】

なお、この発明に係る圧電／電歪デバイスは、上述の実施の形態に限らず、この発明の要旨を逸脱することなく、種々の構成を採り得ることはもちろんである。

#### 【0 1 3 4】

##### 【発明の効果】

以上説明したように、本発明に係る圧電／電歪デバイスによれば、実作動部とその他の部分とで機械的特性や電気的特性等を異にすることができ、例えば、実

作動部においては静電容量を大きくとれ、その他の部分では静電容量を小さくすることができるなど、種々の用途に応じて、最適なデバイス特性を実現させることができる。

【図面の簡単な説明】

【図 1】

本実施の形態に係る圧電／電歪デバイスの構成を示す斜視図である。

【図 2】

本実施の形態に係る圧電／電歪デバイスのうち、圧電／電歪素子の形成部分を示す拡大図である。

【図 3】

必要なセラミックグリーンシートの積層過程を示す説明図である。

【図 4】

セラミックグリーンシートを積層してセラミックグリーン積層体とした状態を示す説明図である。

【図 5】

セラミックグリーン積層体を焼成してセラミック積層体とした後、前記セラミック積層体に圧電／電歪素子を形成した状態を示す説明図である。

【図 6】

図 6 A～図 6 C は本実施の形態に係る圧電／電歪デバイスの製造過程を示すものであって、図 6 A は後に第 1 の配線パターンにおける第 1 の層となる第 1 のサーメット層を形成した段階を示す工程図であり、図 6 B は第 1 の層を形成した段階を示す工程図であり、図 6 C は後に第 1 の配線パターンにおける第 2 の層となる Pt ペーストを形成した段階を示す工程図である。

【図 7】

図 7 A～図 7 C は本実施の形態に係る圧電／電歪デバイスの製造過程を示すものであって、図 7 A は第 2 の層を形成した段階を示す工程図であり、図 7 B は後に第 1 の配線パターンにおける第 3 の層と、後に第 1 層目の圧電／電歪層となる第 1 及び第 2 の圧電／電歪材料のペーストと、後に第 2 の配線パターンとなる第 4 のサーメット層を形成した段階を示す工程図であり、図 7 C は第 3 の層と第 1

層目の圧電／電歪層と第 2 の配線パターンを同時に形成した段階を示す工程図である。

【図 8】

図 8 A ～ 図 8 C は本実施の形態に係る圧電／電歪デバイスの製造過程を示すものであって、図 8 A は後に第 2 層目の圧電／電歪層となる P Z T ペーストと後に第 3 の配線パターンとなる第 5 のサーメット層を形成した段階を示す工程図であり、図 8 B は第 2 層目の圧電／電歪層と第 3 の配線パターンを同時に形成した段階を示す工程図であり、図 8 C は後に第 3 層目の圧電／電歪層となる P Z T ペーストと後に第 4 の配線パターンとなる第 6 のサーメット層を形成した段階を示す工程図である。

【図 9】

図 9 A 及び図 9 B は、本実施の形態に係る圧電／電歪デバイスの製造過程を示すものであって、図 9 A は第 3 層目の圧電／電歪層と第 4 の配線パターンを同時に形成した段階を示す工程図であり、図 9 B は後に第 4 層目の圧電／電歪層となる P Z T ペーストを形成した段階を示す工程図である。

【図 1 0】

図 1 0 A 及び図 1 0 B は本実施の形態に係る圧電／電歪デバイスの製造過程を示すものであって、図 1 0 A は第 4 層目の圧電／電歪層を形成した段階を示す工程図であり、図 1 0 B は後に第 5 の配線パターンとなる P t レジネートと、後に端子となる A u ペーストを形成した段階を示す工程図である。

【図 1 1】

本実施の形態に係る圧電／電歪デバイスの変形例のうち、圧電／電歪素子の形成部分を示す拡大図である。

【図 1 2】

第 1 の具体例に係る圧電／電歪デバイスを示す正面図である。

【図 1 3】

第 2 の具体例に係る圧電／電歪デバイスを示す正面図である。

【図 1 4】

第 3 の具体例に係る圧電／電歪デバイスを示す正面図である。

## 【図 1 5】

第 4 の具体例に係る圧電／電歪デバイスを示す正面図である。

## 【符号の説明】

1 0、1 0 a、1 0 A～1 0 D…圧電／電歪デバイス

1 2 a、1 2 b…一对の薄板部                      1 4…固定部

1 6…セラミック基体                                      1 8 a、1 8 b…圧電／電歪素子

2 2…圧電／電歪層                                      2 2 A…第 1 層目の圧電／電歪層

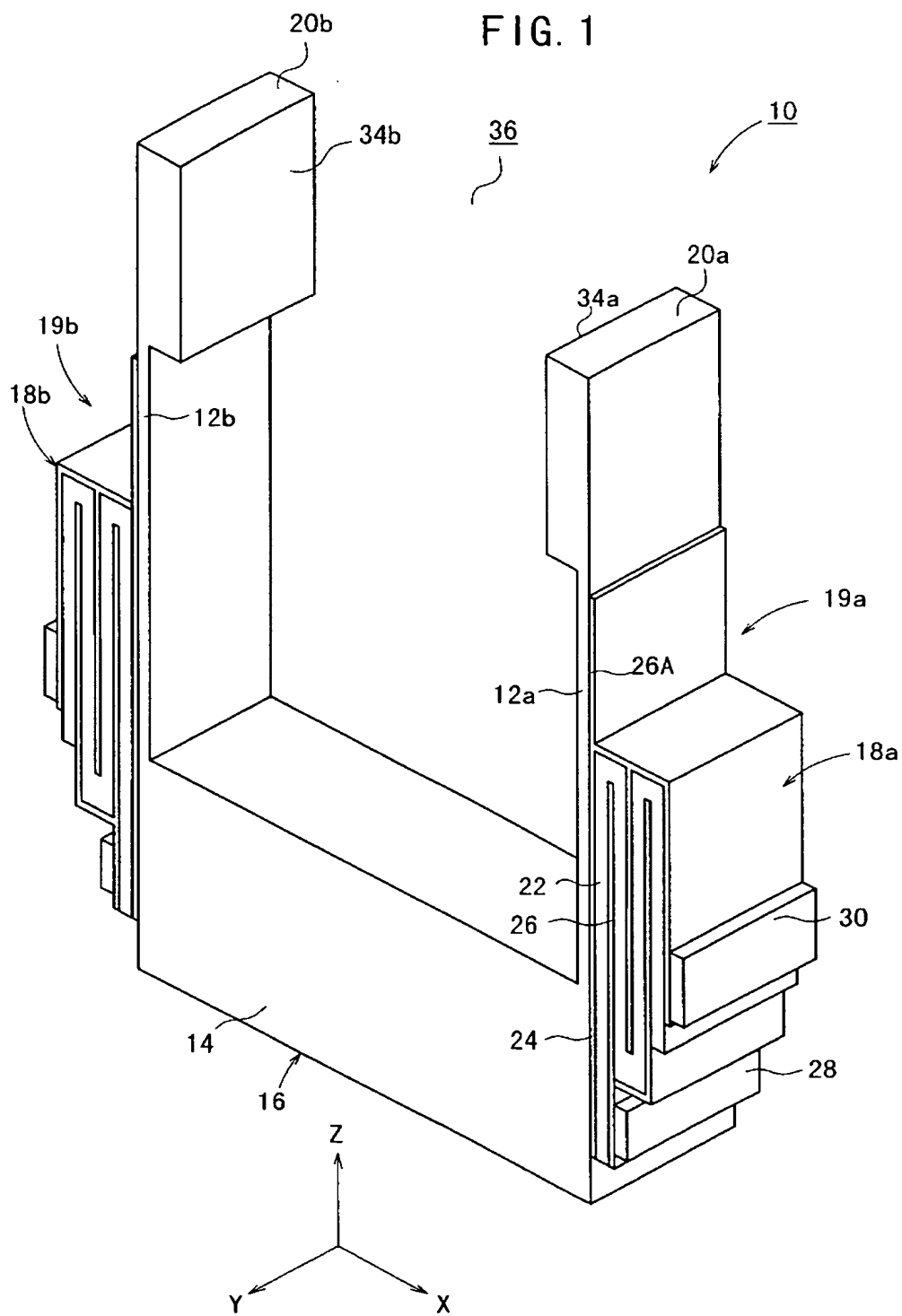
2 2 A 1…第 1 の部分                                      2 2 A 2…第 2 の部分

2 4…一方の電極                                      2 6…他方の電極

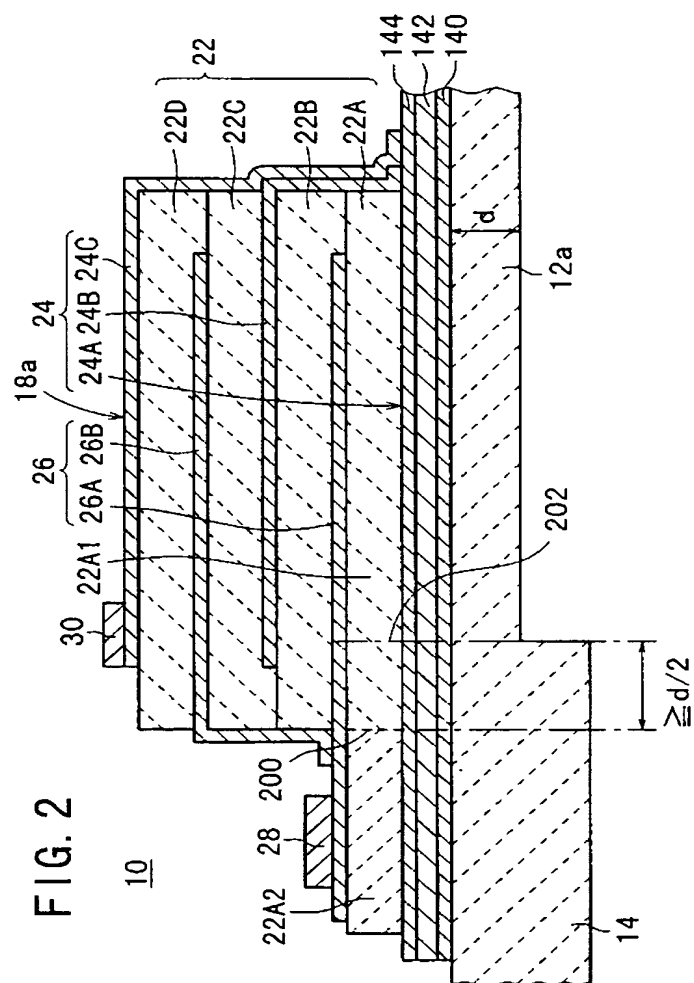
【書類名】

図面

【図 1】

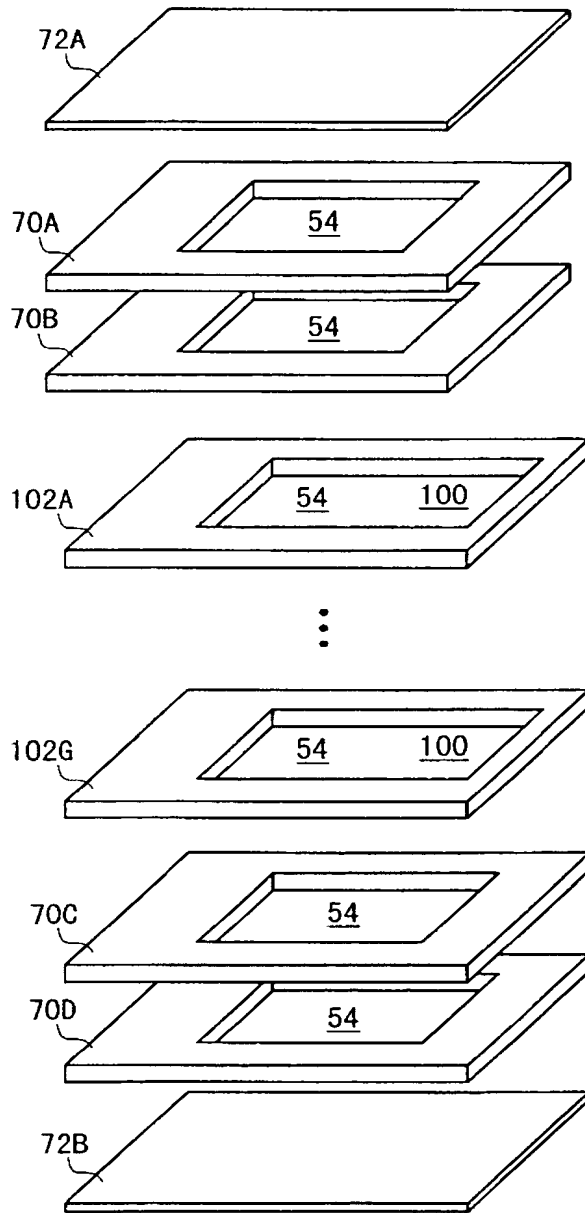


【図 2】



【図 3】

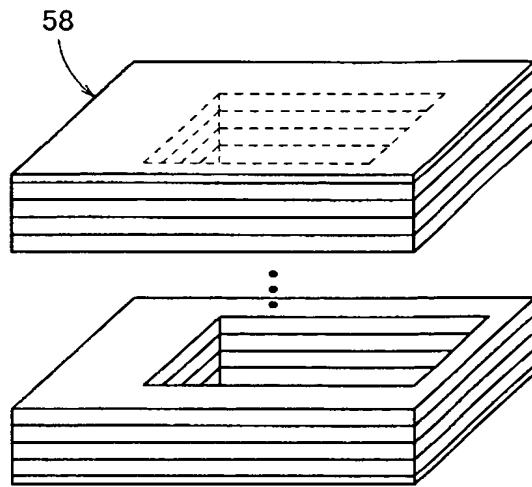
FIG. 3



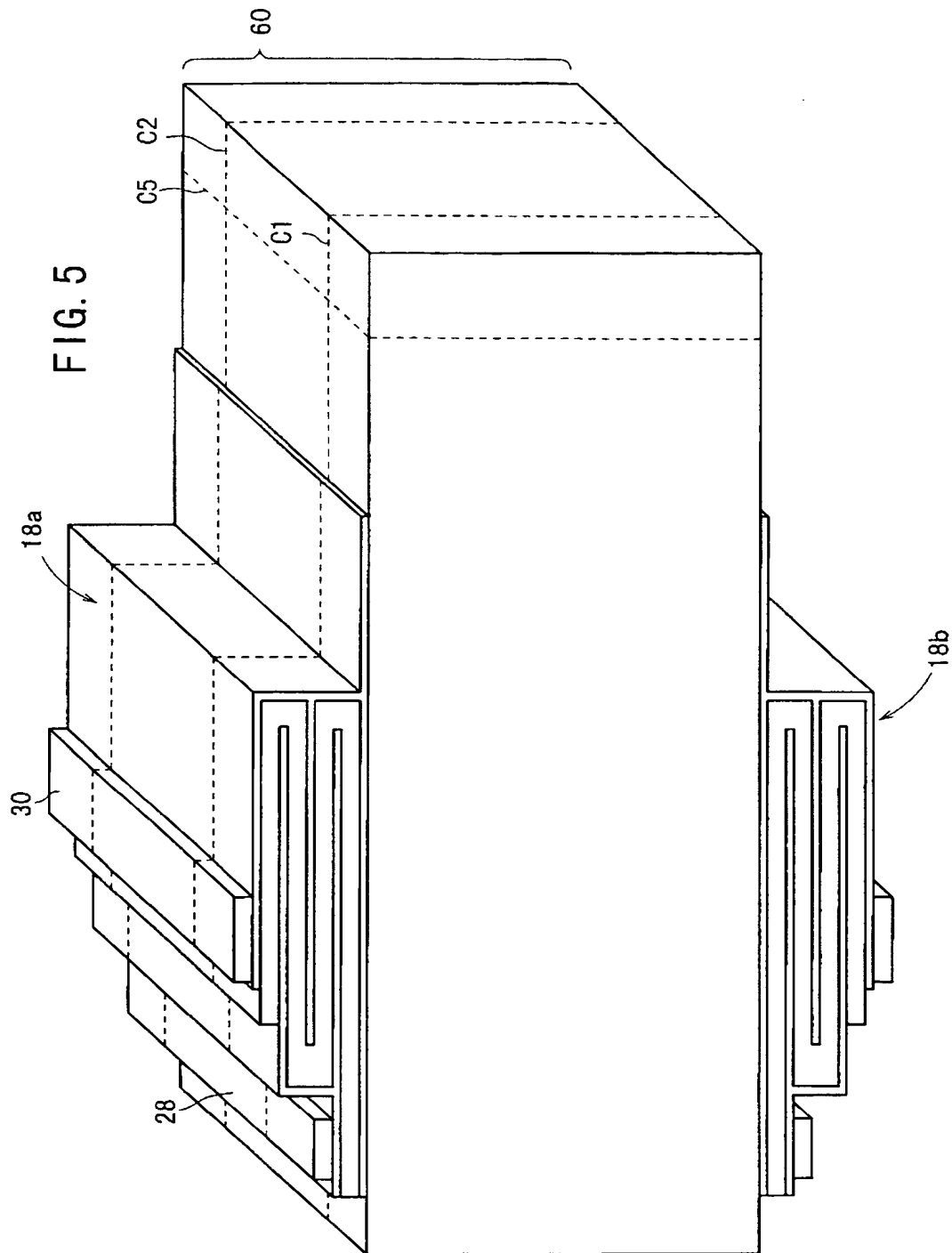


【図 4】

FIG. 4



【図 5】



【図 6】

FIG. 6A

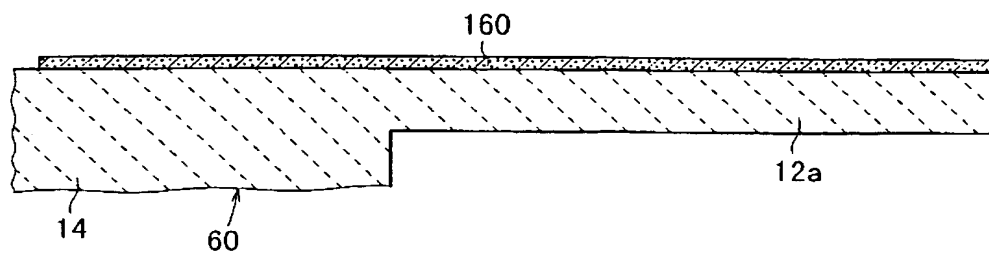


FIG. 6B

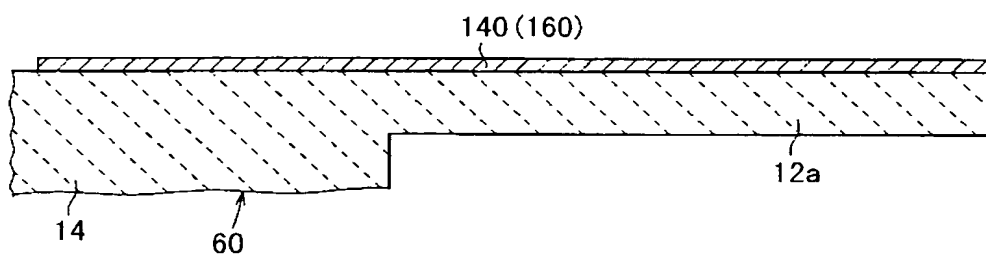
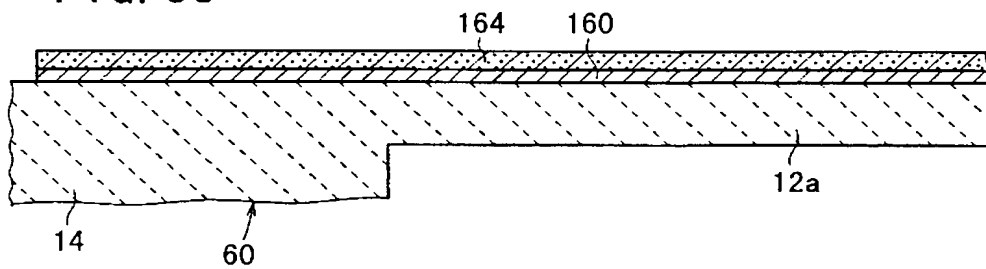
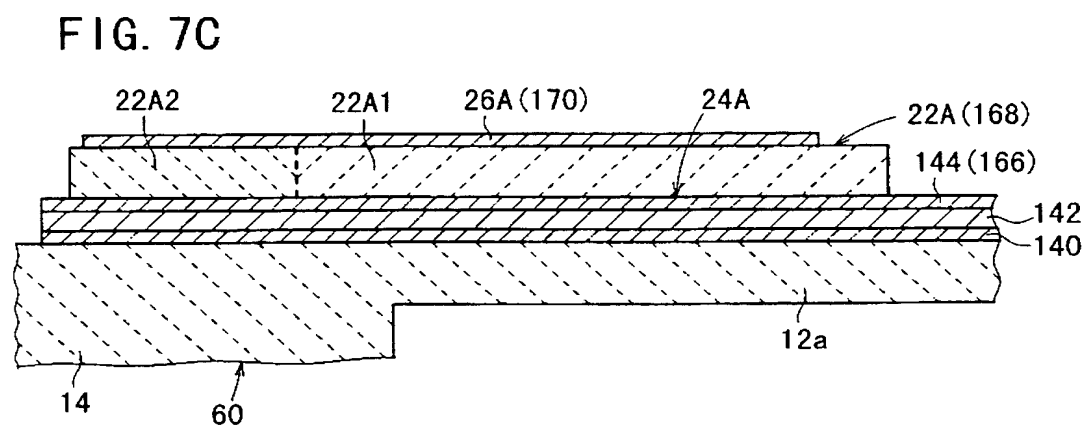
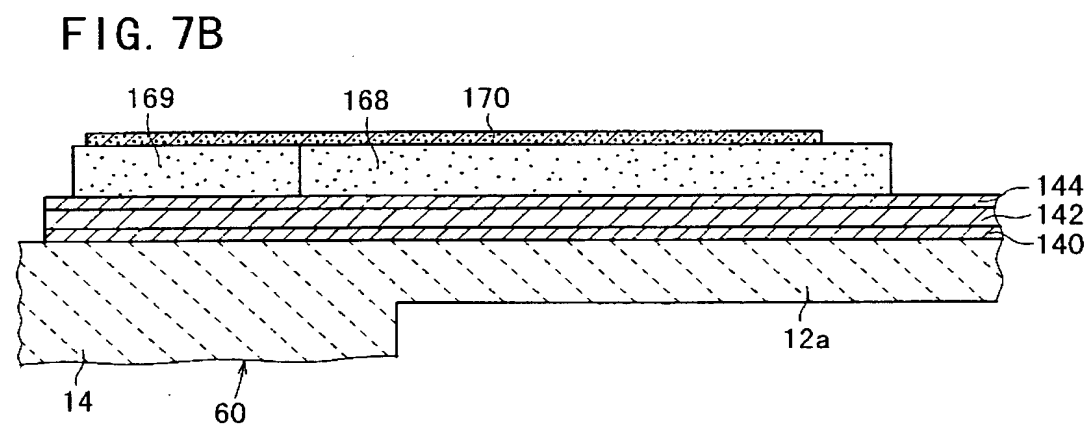
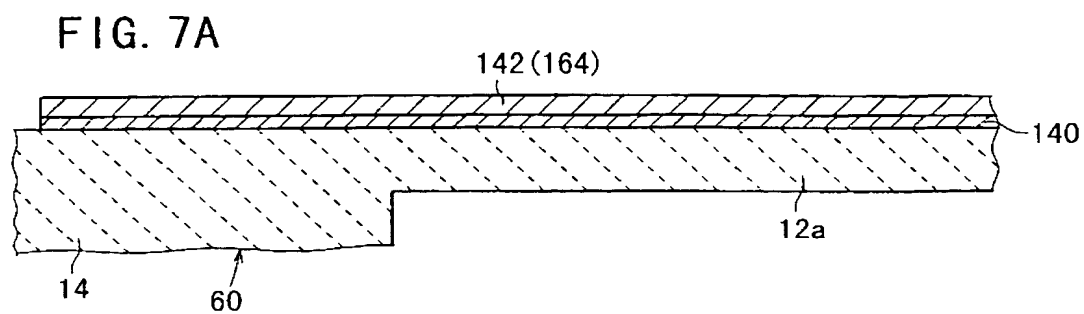


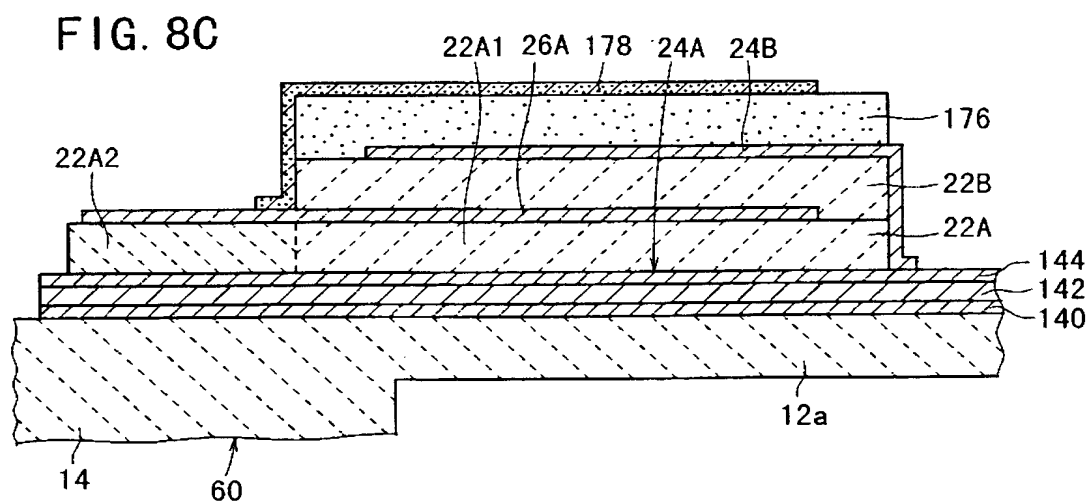
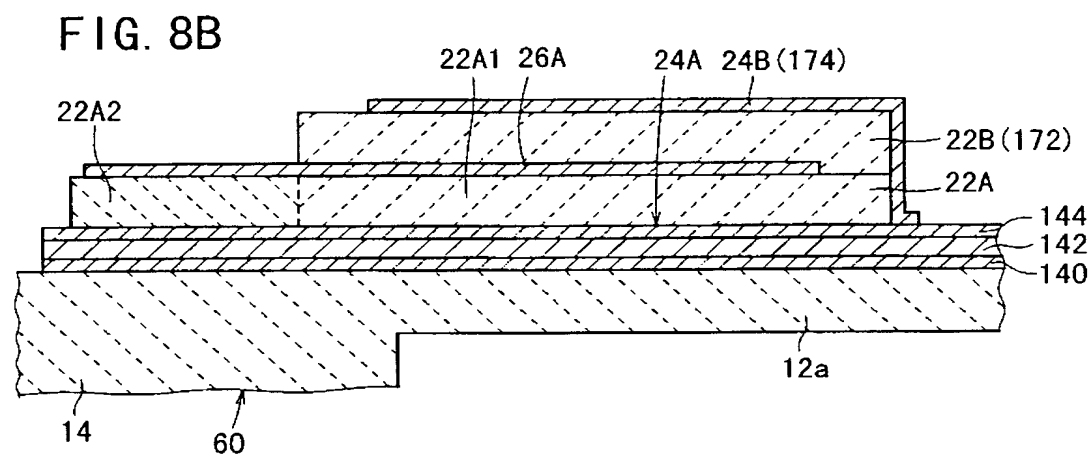
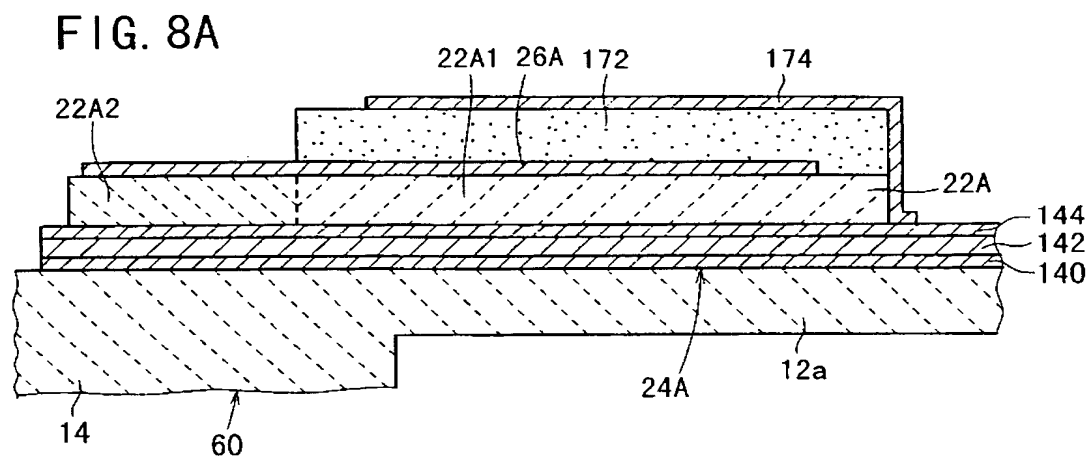
FIG. 6C



【図 7】



【図 8】



【図 9】

FIG. 9A

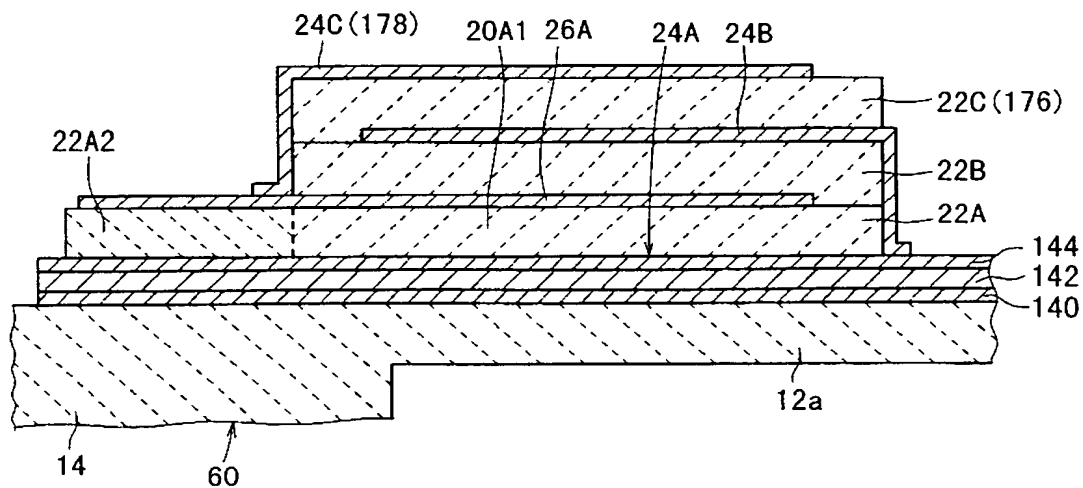
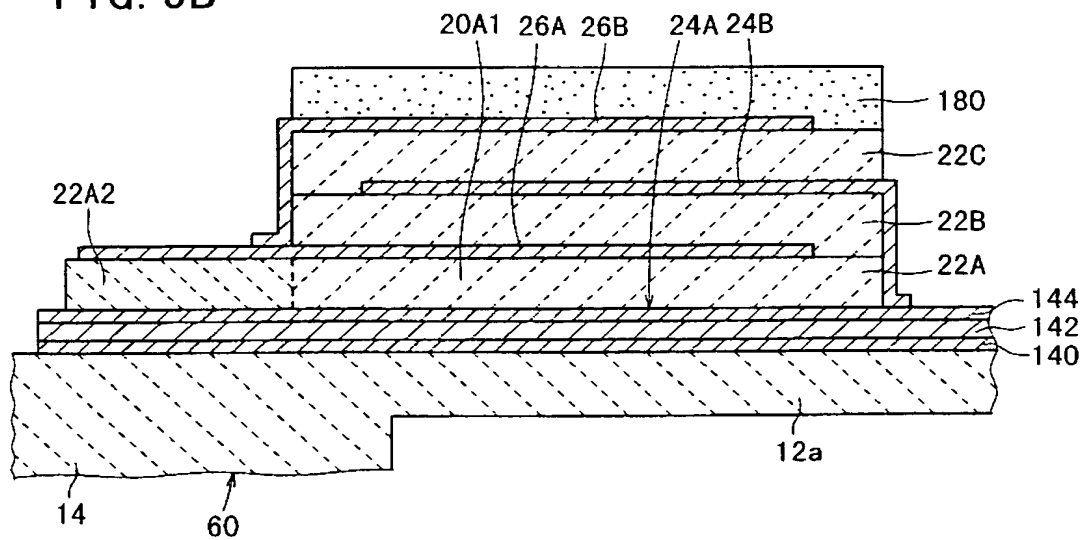
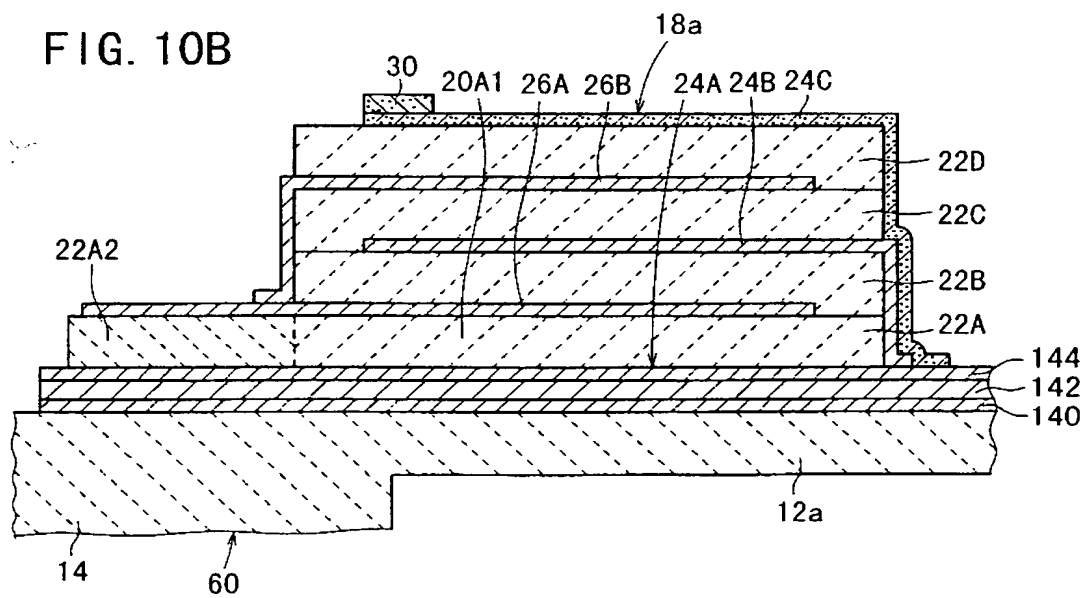
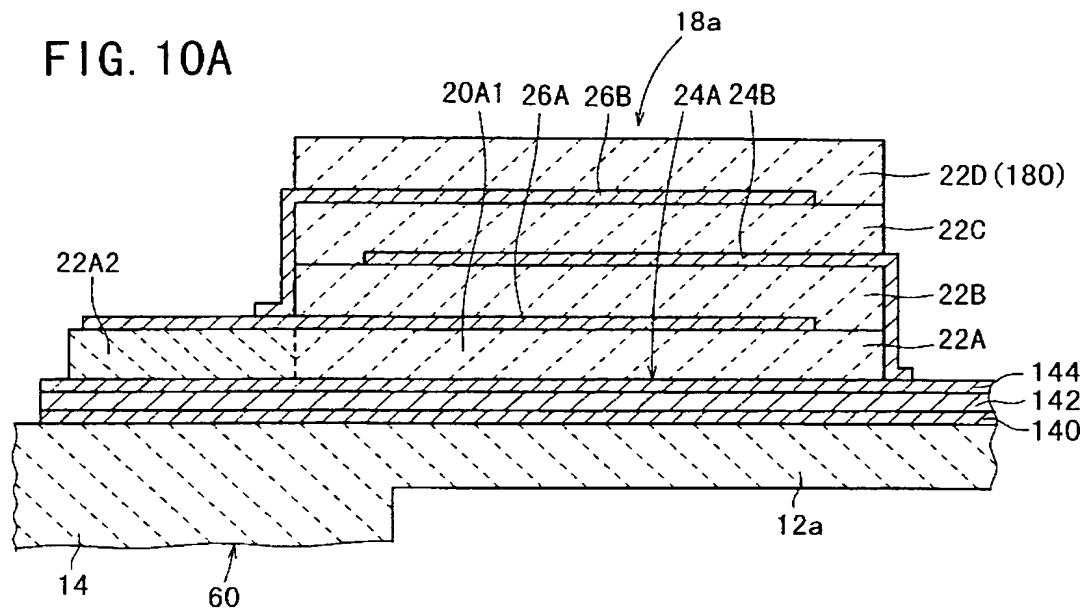


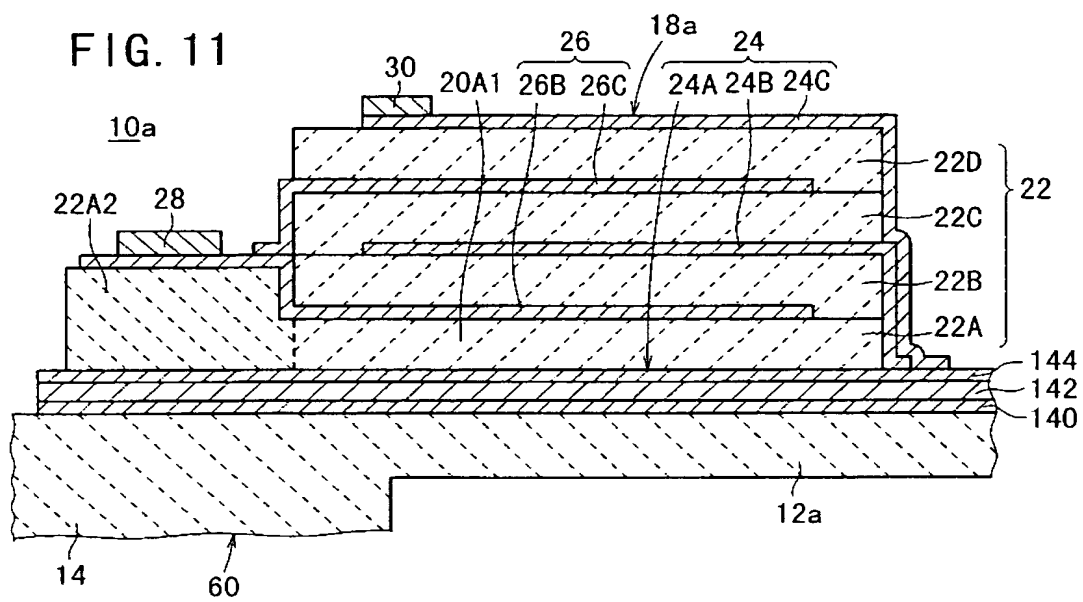
FIG. 9B



【図 10】

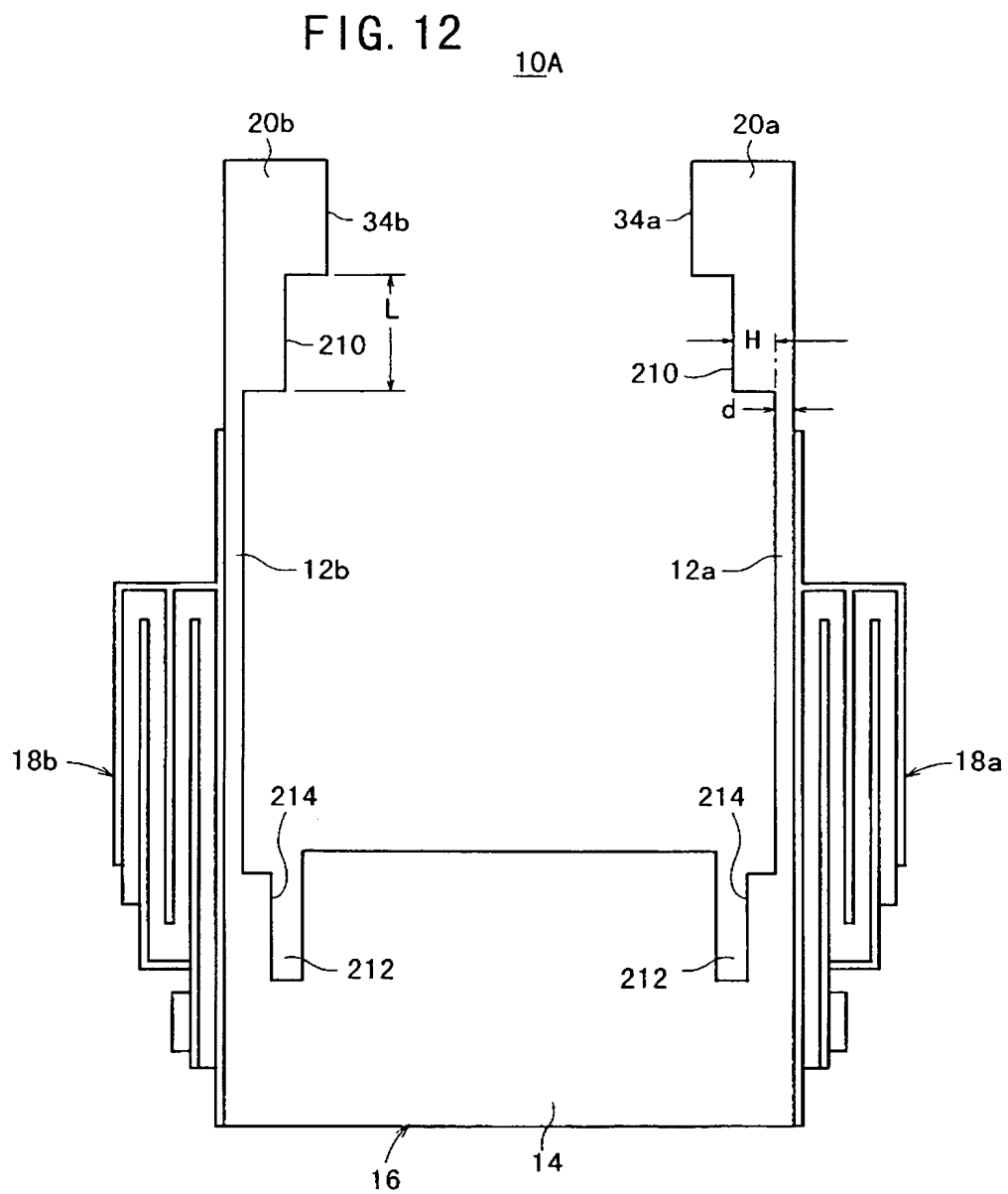


【図 11】



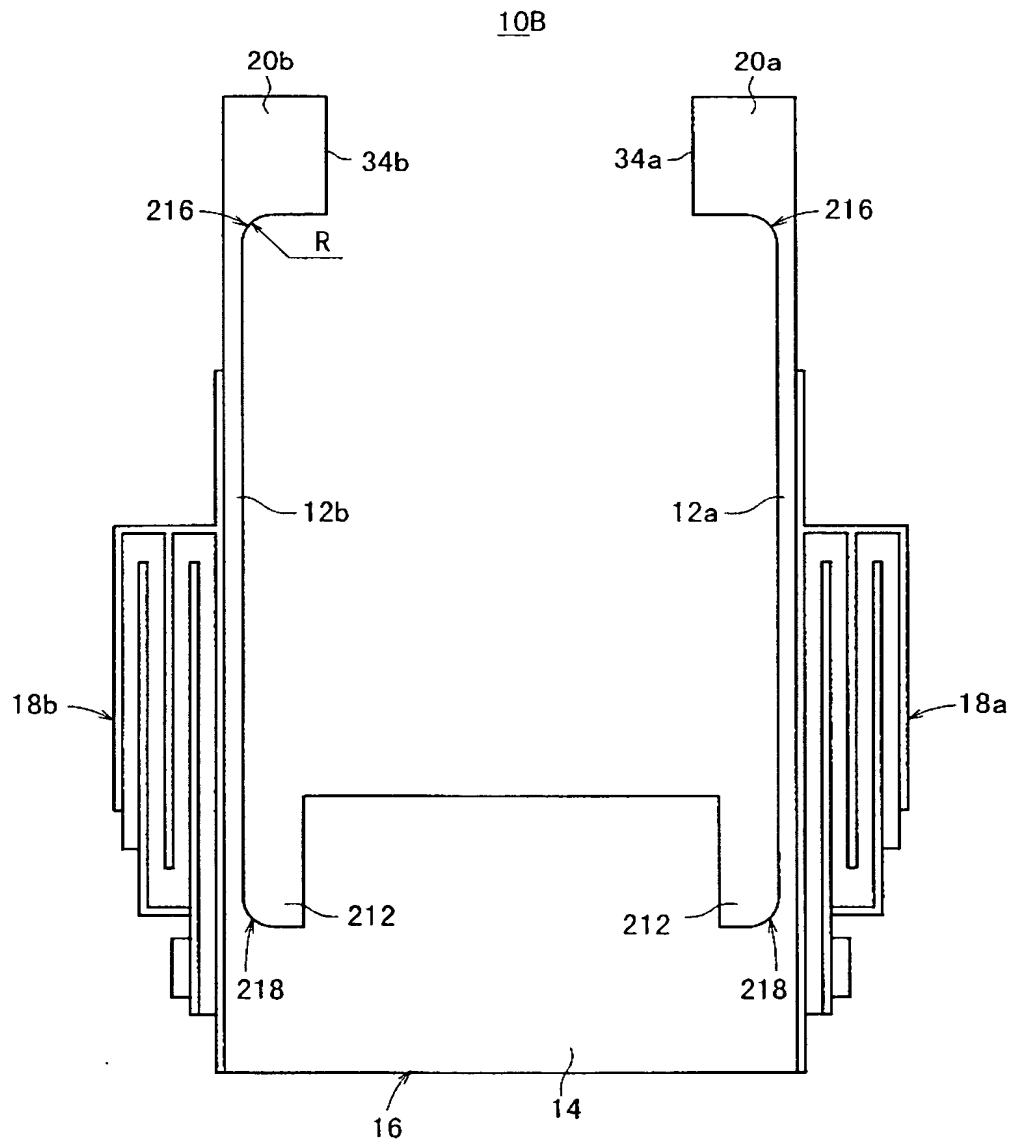


【図 12】

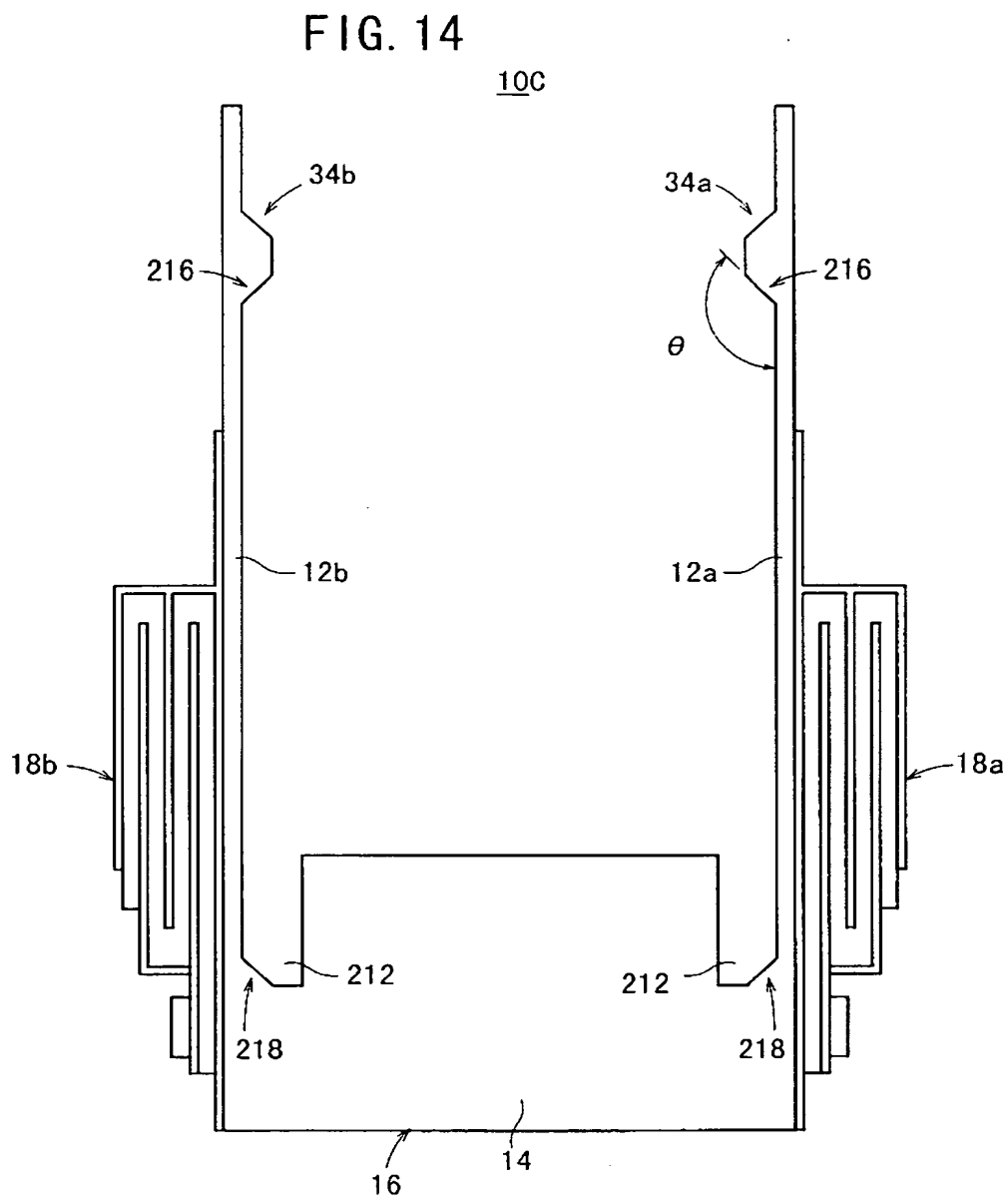


【図 13】

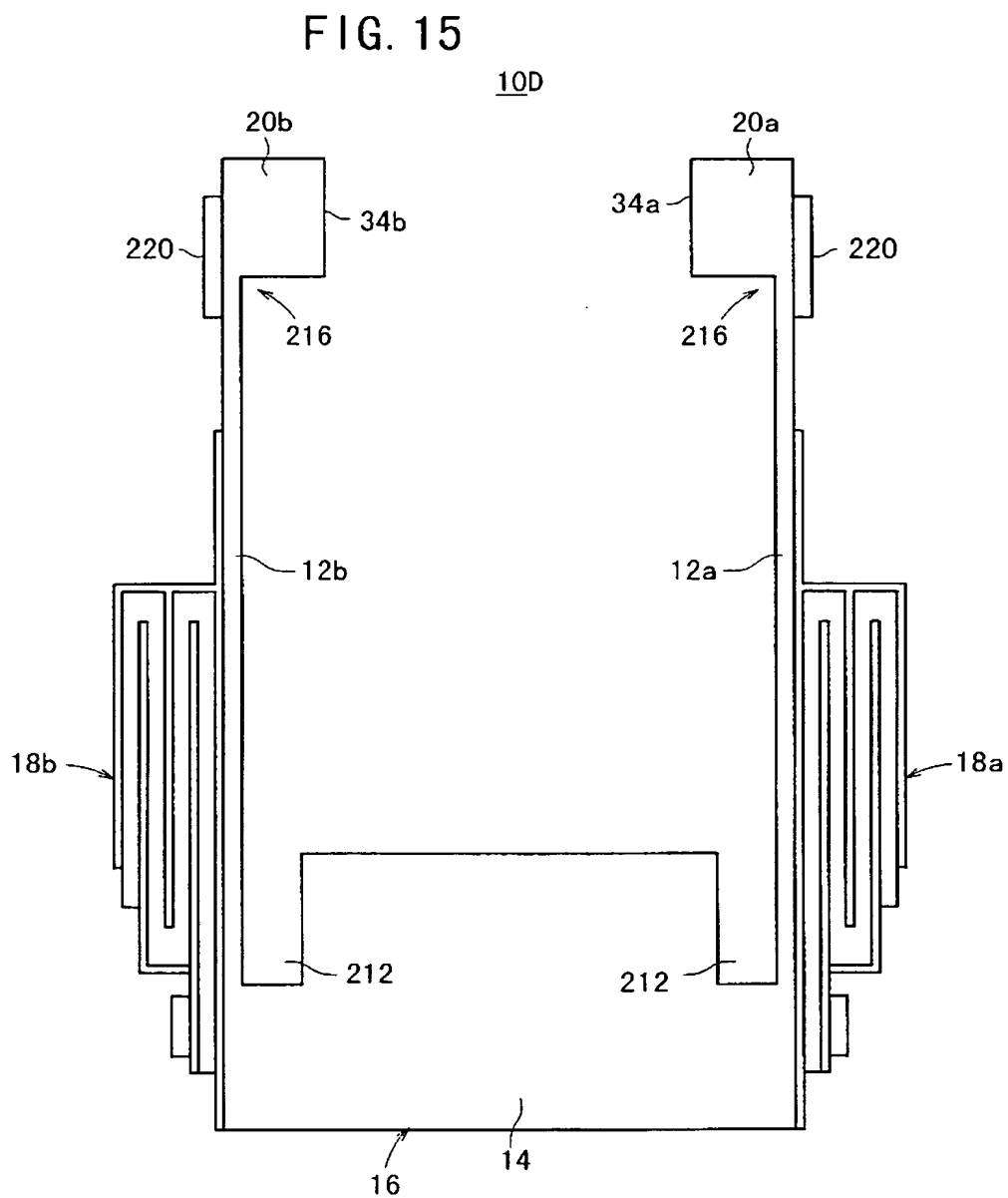
FIG. 13



【図 14】



【図 15】



**【書類名】 要約書****【要約】**

**【課題】** 実作動部とその他の部分とで機械的特性や電気的特性等を異にすることができ、種々の用途に応じて、最適なデバイス特性を実現させる。

**【解決手段】** 薄板部 1 2 a 及び 1 2 b と、可動部 2 0 a 及び 2 0 b と、固定部 1 4 とを具備するセラミック基体 1 6 上に、一方の電極 2 4 と他方の電極 2 6 が櫛歯状の断面となるようにそれぞれ互い違いに積層され、これら一方の電極 2 4 と他方の電極 2 6 が圧電／電歪層 2 2 を間に挟んで重なりあって構成された圧電／電歪素子 1 8 a 及び 1 8 b が形成された圧電／電歪デバイス 1 0 において、第 1 層目の圧電／電歪層 2 2 A を、薄板部 1 2 a の一部から固定部 1 4 の一部にかけて形成された第 1 の圧電／電歪材料による第 1 の部分 2 2 A 1 と、固定部 1 4 の一部に形成された第 2 の圧電／電歪材料による第 2 の部分 2 2 A 2 にて構成する。

**【選択図】 図 2**

特願 2 0 0 1 - 2 7 5 5 9 8

出 願 人 履 歴 情 報

識別番号 [ 0 0 0 0 0 4 0 6 4 ]

1. 変更年月日	1 9 9 0 年 8 月 2 4 日
[変更理由]	新規登録
住 所	愛知県名古屋市瑞穂区須田町 2 番 5 6 号
氏 名	日本碍子株式会社